

Análise do FET para Pequenos Sinais

9

 g_m

9.1 INTRODUÇÃO

Os amplificadores com transistor por efeito de campo proporcionam um excelente ganho de tensão com a propriedade adicional de uma alta impedância de entrada. São considerados também dispositivos de baixo consumo de potência, aplicáveis a uma ampla faixa de frequências e com tamanho e peso reduzidos. Tanto o dispositivo JFET quanto o dispositivo MOSFET de depleção podem ser utilizados em amplificadores, com ganhos de tensão próximos entre si. O circuito com MOSFET de depleção, entretanto, apresenta uma impedância de entrada muito mais alta do que um circuito semelhante com JFET.

Enquanto o dispositivo TBJ controla uma alta corrente de saída (coletor) por meio de baixa corrente de entrada (base), o dispositivo FET controla uma corrente de saída (dreno) por meio de baixa tensão de entrada (porta-fonte). Em geral, portanto, o TBJ é um dispositivo *controlado a corrente*, e o FET é um dispositivo *controlado a tensão*. Em ambos os casos, no entanto, observe que a variável controlada é a corrente de saída. Devido à característica de alta impedância de entrada do FET, seu modelo equivalente ac é um pouco mais simples do que o empregado para o TBJ. Para o TBJ, verifica-se um ganho de corrente (beta), e para o FET, uma transcondutância g_m .

O FET pode ser usado como um amplificador linear ou como um dispositivo digital em circuitos de lógica. O MOSFET intensificação é muito popular em circuitos digitais, especialmente em circuitos CMOS que necessitam de um consumo de potência bastante reduzido. Os dispositivos FET também são largamente utilizados em aplicações de alta frequência e em aplicações de buferização (interfaceamento). O Quadro 9.1, apresentado no final do capítulo, mostra um resumo dos circuitos amplificadores para pequenos sinais e as fórmulas utilizadas nos cálculos de circuito.

O circuito de fonte-comum é o mais popular, fornecendo um sinal invertido amplificado, entretanto costuma-se também encontrar circuitos de dreno-comum (seguidor-de-fonte) com ganho unitário, sem inversão do sinal, e circuitos de porta-comum com ganho sem inversão. Neste capítulo, as características descritas incluem ganho de tensão, impedância de entrada e impedância de saída, ou seja, igual ao que foi analisado para os amplificadores com TBJ. Devido à alta impedância de entrada, assume-se, normalmente, que a corrente de entrada é $0 \mu A$ e que o ganho de

corrente é uma quantidade indefinida. Em geral, o ganho de tensão de um amplificador com FET é menor do que o de um amplificador utilizando TBJ, mas o amplificador com FET proporciona uma impedância de entrada muito mais alta do que a de um circuito com TBJ. Os valores para a impedância de saída dos dois circuitos são aproximadamente iguais.

Os circuitos amplificadores ac com FET podem ainda ser analisados através de um software. Com o PSpice, pode-se implementar a análise dc para obter as condições de polarização do circuito e a análise ac para determinar o ganho de tensão. Aproveitando os modelos de transistor disponíveis no PSpice, consegue-se analisar o circuito por meio de modelos de transistor específicos. Por outro lado, pode-se optar por desenvolver um programa utilizando uma linguagem de programação, como o BASIC, para realizar a análise ac e dc e fornecer os resultados em um formato especial.

9.2 MODELO DO FET PARA PEQUENOS SINAIS

Para desenvolver a análise ac de um circuito utilizando dispositivos FET, precisamos, primeiro, obter um circuito equivalente ac para o dispositivo. A característica mais importante da operação ac do FET é que uma tensão ac aplicada aos terminais porta-fonte do dispositivo controla a corrente entre os terminais dreno-fonte.

A tensão porta-fonte controla a corrente dreno-fonte (canal) em um FET.

Lembre-se, do Cap. 6, que uma tensão porta-fonte controlava o nível dc da corrente de dreno por meio de uma relação conhecida como equação de Shockley: $I_D = I_{DSS} (1 - V_{GS}/V_P)^2$. A variação na corrente de dreno que resulta de uma variação da tensão porta-fonte pode ser determinada utilizando-se o fator de transcondutância g_m da seguinte maneira:

$$\Delta I_D = g_m \Delta V_{GS} \quad (9.1)$$

O prefixo *trans* na terminologia aplicada à g_m revela que este parâmetro estabelece uma relação entre uma quantidade de entrada e uma quantidade de saída. O radical *condutância* foi es-

colhido porque g_m é determinado por uma razão tensão-corrente, semelhante à razão que define a condutância de um resistor $G = 1/R = I/V$.

Resolvendo para g_m na Eq. (9.1) nós temos:

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}} \quad (9.2)$$

Determinação Gráfica de g_m

Se agora examinarmos a curva característica de transferência da Fig. 9.1, percebemos que g_m é, na verdade, a inclinação da curva no ponto de operação. Ou seja,

$$g_m = m = \frac{\Delta y}{\Delta x} = \frac{\Delta I_D}{\Delta V_{GS}} \quad (9.3)$$

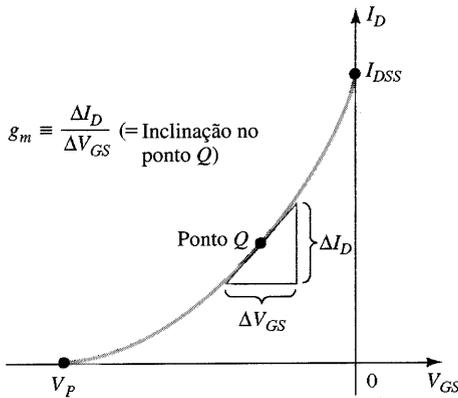


Fig. 9.1 Definição de g_m utilizando a curva característica de transferência.

Acompanhando a curvatura da curva característica de transferência, percebe-se claramente que a inclinação, e portanto g_m , aumenta de V_P para I_{DSS} . Ou, em outras palavras, quando V_{GS} se aproxima de 0 V, o valor de g_m aumenta.

A Eq. (9.2) revela que g_m pode ser determinado em qualquer ponto Q sobre a curva característica de transferência, bastando para isto escolher um incremento finito em V_{GS} (ou em I_D) em torno do ponto Q e depois determinar a variação correspondente em I_D (ou V_{GS} , respectivamente). As variações resultantes em cada variável são então substituídas na Eq. (9.2) para a determinação de g_m .

EXEMPLO 9.1

Determine o valor de g_m para um JFET que apresenta $I_{DSS} = 8$ mA e $V_P = -4$ V nos seguintes pontos de polarização dc.

- (a) $V_{GS_Q} = -0,5$ V.
- (b) $V_{GS_Q} = -1,5$ V.
- (c) $V_{GS_Q} = -2,5$ V.

Solução

A curva de transferência é gerada da forma mostrada na Fig. 9.2 utilizando o procedimento definido no Cap. 6. Cada ponto de

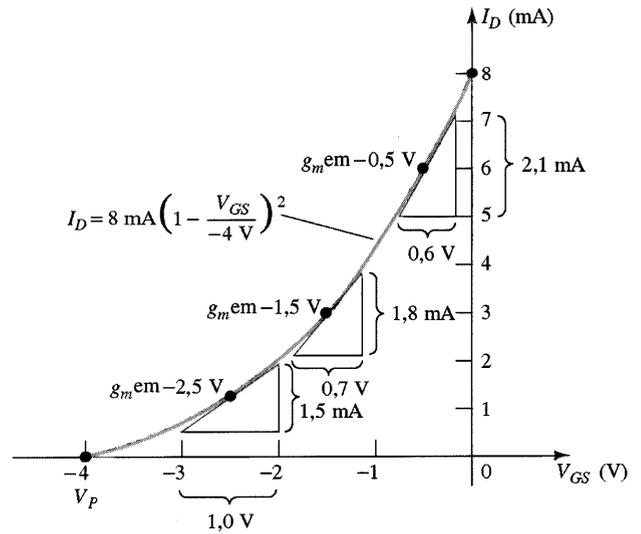


Fig. 9.2 Calculando g_m em vários pontos de polarização.

operação é então identificado, e uma reta tangente é desenhada sobre cada ponto para melhor refletir a inclinação da curva nas diversas regiões de interesse. Posteriormente, escolhe-se um incremento apropriado para V_{GS} , que reflita uma variação para ambos os lados de cada ponto Q . A Eq. 9.2 é então aplicada para a determinação de g_m .

- (a) $g_m = \frac{\Delta I_D}{\Delta V_{GS}} \cong \frac{2,1 \text{ mA}}{0,6 \text{ V}} = 3,5 \text{ mS}$
- (b) $g_m = \frac{\Delta I_D}{\Delta V_{GS}} \cong \frac{1,8 \text{ mA}}{0,7 \text{ V}} \cong 2,57 \text{ mS}$
- (c) $g_m = \frac{\Delta I_D}{\Delta V_{GS}} = \frac{1,5 \text{ mA}}{1,0 \text{ V}} = 1,5 \text{ mS}$

Observe que g_m se torna menor quando V_{GS} se aproxima de V_P .

Definição Matemática de g_m

O procedimento gráfico descrito anteriormente é limitado pela precisão do gráfico de transferência e pela dificuldade na determinação das variações correspondentes em cada quantidade. Naturalmente, quanto maior o gráfico, maior é a precisão, mas esta solução nem sempre é a mais indicada. Um método alternativo para a determinação de g_m emprega a abordagem utilizada no Cap. 1 na solução da resistência ac de um diodo, onde foi estabelecido que

A derivada de uma função em um ponto é igual à inclinação da reta tangente desenhada neste ponto.

Portanto, se nós tomarmos a derivada de I_D com relação a V_{GS} (cálculo diferencial) utilizando a equação de Shockley, pode-se deduzir uma equação para g_m na forma abaixo:

$$g_m = \left. \frac{\Delta I_D}{\Delta V_{GS}} \right|_{Q\text{-pt.}} = \left. \frac{dI_D}{dV_{GS}} \right|_{Q\text{-pt.}} = \frac{d}{dV_{GS}} \left[I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \right]$$

$$= I_{DSS} \frac{d}{dV_{GS}} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

$$\begin{aligned}
 &= 2I_{DSS} \left[1 - \frac{V_{GS}}{V_P} \right] \frac{d}{dV_{GS}} \left(1 - \frac{V_{GS}}{V_P} \right) \\
 &= 2I_{DSS} \left[1 - \frac{V_{GS}}{V_P} \right] \left[\frac{d}{dV_{GS}} (1) - \frac{1}{V_P} \frac{dV_{GS}}{dV_{GS}} \right] \\
 &= 2I_{DSS} \left[1 - \frac{V_{GS}}{V_P} \right] \left[0 - \frac{1}{V_P} \right]
 \end{aligned}$$

e

$$g_m = \frac{2I_{DSS}}{|V_P|} \left[1 - \frac{V_{GS}}{V_P} \right] \quad (9.4)$$

onde $|V_P|$ representa o módulo de V_P para que seja garantido um valor positivo para g_m .

Foi mencionado anteriormente que a inclinação da curva de transferência é máxima em $V_{GS} = 0$ V. Colocando $V_{GS} = 0$ V na Eq. (9.4), resulta a seguinte equação para o valor máximo de g_m em um JFET no qual I_{DSS} e V_P foram especificados.

$$g_m = \frac{2I_{DSS}}{|V_P|} \left[1 - \frac{0}{V_P} \right]$$

e

$$g_{m0} = \frac{2I_{DSS}}{|V_P|} \quad (9.5)$$

onde o subscrito “0” adicionado nos lembra que é o valor de g_m quando $V_{GS} = 0$ V. A Eq. (9.4) se torna então

$$g_m = g_{m0} \left[1 - \frac{V_{GS}}{V_P} \right] \quad (9.6)$$

EXEMPLO 9.2

Para o JFET com a curva característica de transferência do Exemplo 9.1,

- (a) Determine o valor máximo de g_m .
- (b) Usando a Eq. (9.6), determine o valor de g_m em cada ponto de operação do Exemplo 9.1 e compare com os resultados gráficos.

Solução

(a) $g_{m0} = \frac{2I_{DSS}}{|V_P|} = \frac{2(8 \text{ mA})}{4 \text{ V}} = 4 \text{ mS}$ (valor máximo possível de g_m)

(b) Em $V_{GS} = -0,5$ V,

$$g_m = g_{m0} \left[1 - \frac{V_{GS}}{V_P} \right] = 4 \text{ mS} \left[1 - \frac{-0,5 \text{ V}}{-4 \text{ V}} \right] = 3,5 \text{ mS} \text{ (versus } 3,5 \text{ mS obtido graficamente)}$$

Em $V_{GS} = -1,5$ V,

$$g_m = g_{m0} \left[1 - \frac{V_{GS}}{V_P} \right] = 4 \text{ mS} \left[1 - \frac{-1,5 \text{ V}}{-4 \text{ V}} \right] =$$

$$= 2,5 \text{ mS} \text{ (versus } 2,57 \text{ mS obtido graficamente)}$$

Em $V_{GS} = -2,5$ V,

$$g_m = g_{m0} \left[1 - \frac{V_{GS}}{V_P} \right] = 4 \text{ mS} \left[1 - \frac{-2,5 \text{ V}}{-4 \text{ V}} \right] = 1,5 \text{ mS} \text{ (versus } 1,5 \text{ mS obtido graficamente)}$$

Certamente, os resultados do Exemplo 9.2 são suficientemente próximos para validar as Eqs. (9.4) a (9.6) na determinação de g_m .

Em folhas de especificações, o parâmetro g_m corresponde a y_{fs} , onde y indica que este parâmetro faz parte de um circuito de admitância equivalente. A letra f revela que é um parâmetro de transferência direta (*forward*) e o s que é um parâmetro associado ao terminal de fonte (*source*).

Na forma de equação,

$$g_m = y_{fs} \quad (9.7)$$

Para o JFET da Fig. 5.18, y_{fs} varia de 1.000 a 5.000 μS ou 1 a 5 mS.

Traçando g_m versus V_{GS}

Como o fator $(1 - V_{GS}/V_P)$ da Eq. (9.6) é menor do que 1 para qualquer valor de V_{GS} diferente de zero, o valor de g_m diminui quando V_{GS} se aproxima de V_P e a razão $\frac{V_{GS}}{V_P}$ aumenta de valor. Em $V_{GS} = V_P$, $g_m = g_{m0} (1 - 1) = 0$. A Eq. (9.6) define uma linha reta com um valor mínimo igual a 0 e um valor máximo igual a g_m , como mostra o gráfico da Fig. 9.3.

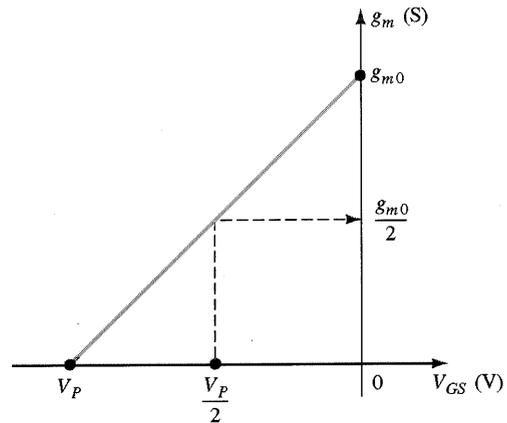


Fig. 9.3 Gráfico de g_m versus V_{GS} .

A Fig. 9.3 revela também que quando V_{GS} é metade do valor de pinch-off, g_m será metade do seu valor máximo.

EXEMPLO 9.3

Trace g_m versus V_{GS} para o JFET dos Exemplos 9.1 e 9.2

Solução

Observe a Fig. 9.4.

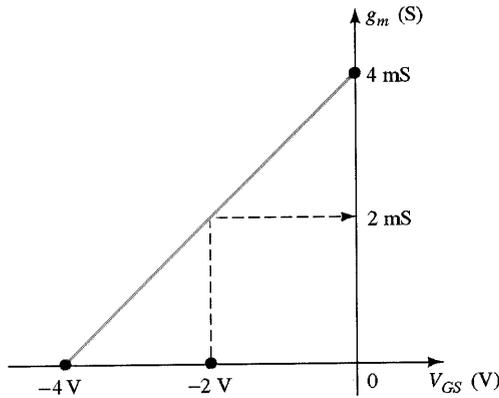


Fig. 9.4 Gráfico de g_m versus V_{GS} para um JFET com $I_{DSS} = 8 \text{ mA}$ e $V_p = -4 \text{ V}$.

(b) Se $I_D = I_{DSS}/2$,

$$g_m = g_{m0} \sqrt{\frac{I_{DSS}/2}{I_{DSS}}} = 0,707 g_{m0}$$

(c) Se $I_D = I_{DSS}/4$,

$$g_m = g_{m0} \sqrt{\frac{I_{DSS}/4}{I_{DSS}}} = \frac{g_{m0}}{2} = 0,5 g_{m0}$$

EXEMPLO 9.4

Trace g_m versus I_D para o JFET dos Exemplos 9.1 a 9.3.

Solução

Observe a Fig. 9.5.

Os gráficos dos Exemplos 9.3 e 9.4 revelam claramente que quando V_{GS} se torna próximo de zero, g_m atinge seus valores mais altos e I_D seu valor máximo de I_{DSS} .

Impedância de Entrada do FET Z_i

A impedância de entrada de todos os FETs disponíveis comercialmente é suficientemente alta para que se possa considerar um circuito aberto entre os terminais de entrada. Na forma de equação,

$$Z_i (\text{FET}) = \infty \Omega \tag{9.10}$$

O valor típico de impedância de entrada para o JFET é $10^9 \Omega$, enquanto para o MOSFET os valores são, respectivamente, $10^{12} \Omega$ e $10^{15} \Omega$.

Impedância de Saída do FET Z_o

A impedância de saída do FET apresenta um valor próximo da impedância do TBJ. Nas folhas de especificações do FET, a

Efeito de I_D sobre g_m

A relação matemática entre g_m e a corrente dc I_D de polarização pode ser deduzida reescrevendo-se a equação de Shockley na seguinte forma:

$$1 - \frac{V_{GS}}{V_P} = \sqrt{\frac{I_D}{I_{DSS}}} \tag{9.8}$$

Substituindo a Eq. (9.8) na Eq. (9.6) resulta em

$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_P}\right) = g_{m0} \sqrt{\frac{I_D}{I_{DSS}}} \tag{9.9}$$

Usando a Eq. (9.9) para determinar g_m com alguns valores específicos de I_D , os resultados são

(a) Se $I_D = I_{DSS}$,

$$g_m = g_{m0} \sqrt{\frac{I_{DSS}}{I_{DSS}}} = g_{m0}$$

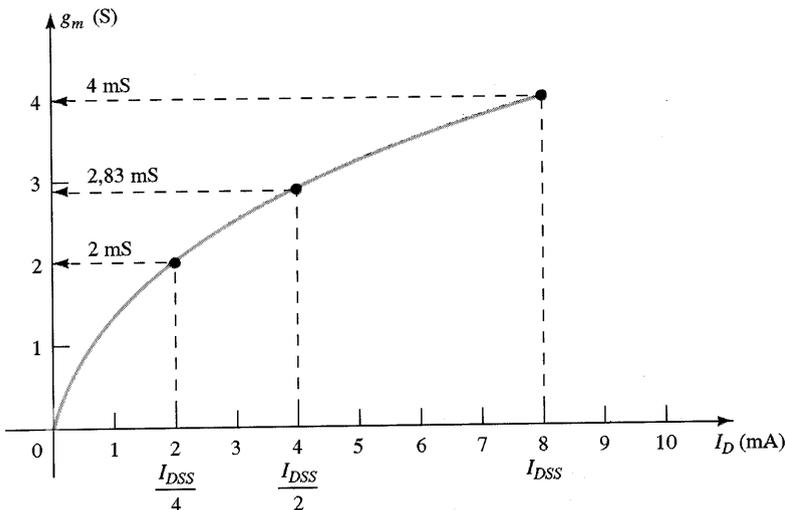


Fig. 9.5 Gráfico de g_m versus I_D para um JFET com $I_{DSS} = 8 \text{ mA}$ e $V_{GS} = -4 \text{ V}$.

impedância de saída aparece como y_{os} , com unidades de μS . O parâmetro y_{os} é um componente de um *circuito de admitância equivalente*, com o subscrito *o* significando um parâmetro de saída do circuito (output), e *s* está associado ao terminal (source) do modelo ao qual se refere. Para o JFET da Fig. 5.18, y_{os} varia de 10 a 50 μS ou 20 k Ω ($R = 1/G = 1/50 \mu\text{S}$) a 100 k Ω ($R = 1/G = 1/10 \mu\text{S}$).

Na forma de equação,

$$Z_o (\text{FET}) = r_d = \frac{1}{y_{os}} \quad (9.11)$$

A impedância de saída é definida nas curvas características da Fig. 9.6 como sendo a inclinação da curva característica horizontal no ponto de operação. Quanto mais horizontal a curva, maior é a impedância de saída. Na situação ideal, a curva é perfeitamente horizontal, com a impedância de saída sendo infinita (um circuito aberto) — uma aproximação comumente empregada.

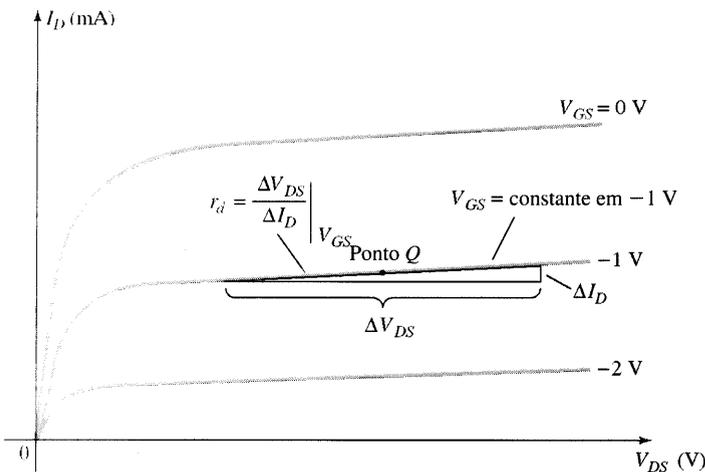


Fig. 9.6 Definição de r_d utilizando as curvas características de dreno do FET.

Na forma de equação

$$r_d = \left. \frac{\Delta V_{DS}}{\Delta I_D} \right|_{V_{GS}=\text{constante}} \quad (9.12)$$

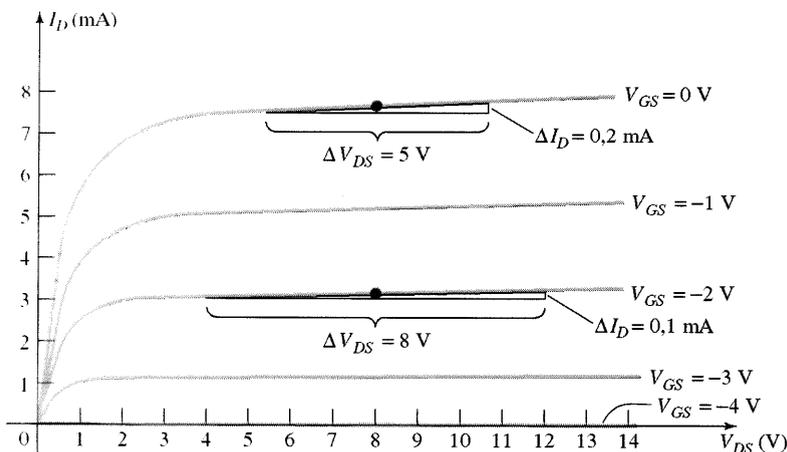


Fig. 9.7 Curvas características de dreno utilizadas para calcular r_d no Exemplo 9.5.

Observe que quando se aplica a Eq. (9.12), a tensão V_{GS} deve permanecer constante quando r_d é determinada. Isto é feito pelo desenho de uma linha reta aproximando a linha de V_{GS} no ponto de operação. Um intervalo ΔV_{DS} ou ΔI_D é então escolhido e a outra quantidade medida para ser utilizada na equação.

EXEMPLO 9.5

Determine a impedância de saída para o FET da Fig. 9.7 com $V_{GS} = 0 \text{ V}$ e $V_{GS} = -2 \text{ V}$ em $V_{DS} = 8 \text{ V}$.

Solução

Para $V_{GS} = 0 \text{ V}$, desenha-se uma reta tangente e ΔV_{DS} é escolhido como sendo igual a 5 V, resultando em ΔI_D igual 0,2 mA. Substituindo na Eq. (9.12),

$$r_d = \left. \frac{\Delta V_{DS}}{\Delta I_D} \right|_{V_{GS}=0 \text{ V}} = \frac{5 \text{ V}}{0,2 \text{ mA}} = 25 \text{ k}\Omega$$

Para $V_{GS} = -2 \text{ V}$, desenha-se uma reta tangente e ΔV_{DS} é escolhido como sendo igual a 8 V, resultando em ΔI_D igual 0,1 mA. Substituindo na Eq. (9.12),

$$r_d = \left. \frac{\Delta V_{DS}}{\Delta I_D} \right|_{V_{GS}=-2 \text{ V}} = \frac{8 \text{ V}}{0,1 \text{ mA}} = 80 \text{ k}\Omega$$

revelando que o valor de r_d se altera de uma região de operação para outra. Os menores valores ocorrem tipicamente para níveis menores de V_{GS} (próximos a 0 V).

Circuito Equivalente AC do FET

Agora que os parâmetros mais importantes de um circuito equivalente ac foram introduzidos e discutidos, o modelo para o transistor FET no domínio ac pode ser construído. O controle de I_D por V_{GS} é incluído por meio de uma fonte de corrente $g_m V_{gs}$ conectada do dreno para a fonte, como mostra a Fig. 9.8. A fonte de corrente tem sua seta apontando do dreno para a fonte, estabelecendo um desvio de fase de 180° entre a tensão de saída e entrada, característica que é verificada na prática.

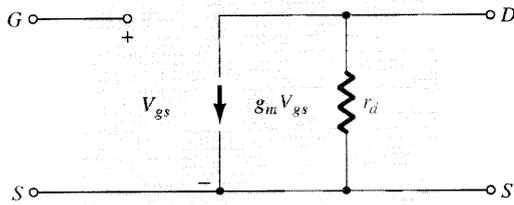


Fig. 9.8 Circuito equivalente ac do FET.

A impedância de entrada é representada pelo circuito aberto nos terminais de entrada, e a impedância de saída pelo resistor r_d do dreno para a fonte. Observe que, neste caso, a tensão da porta para a fonte é representada por V_{gs} (subscritos em letra minúscula) para que seja distinguida dos níveis dc. Além disso, atente para o fato de que a fonte é comum aos circuitos de entrada e saída, enquanto os terminais de porta e dreno mantêm uma “relação” apenas através da fonte de corrente controlada $g_m V_{gs}$.

Em situações onde r_d é ignorada (considerada suficientemente alta em relação aos outros elementos do circuito para ser aproximada por um circuito aberto), o circuito equivalente é simplesmente uma fonte de corrente cujo valor é controlado pelo sinal V_{gs} e o parâmetro g_m — claramente um dispositivo controlado a tensão.

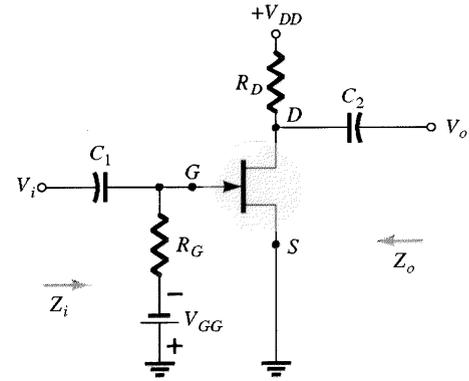


Fig. 9.10 Configuração do JFET com polarização fixa.

minados os importantes parâmetros Z_i , Z_o e A_v para cada configuração.

A configuração com *polarização fixa* da Fig. 9.10 inclui os capacitores de acoplamento C_1 e C_2 que isolam a polarização dc agregada ao sinal aplicado e à carga; eles atuam como curtos-circuitos equivalentes para a análise ac.

EXEMPLO 9.6

Dado que $y_{fs} = 3,8 \text{ mS}$ e $y_{os} = 20 \text{ }\mu\text{S}$, esboce o modelo equivalente ac do FET.

Solução

$$g_m = y_{fs} = 3,8 \text{ mS} \text{ e } r_d = \frac{1}{y_{os}} = \frac{1}{20 \text{ }\mu\text{S}} = 50 \text{ k}\Omega$$

resultando no modelo equivalente ac da Fig. 9.9.

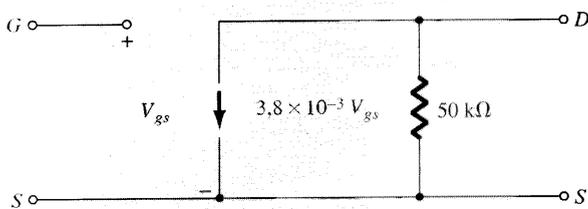


Fig. 9.9 Modelo equivalente ac do FET para o Exemplo 9.6.

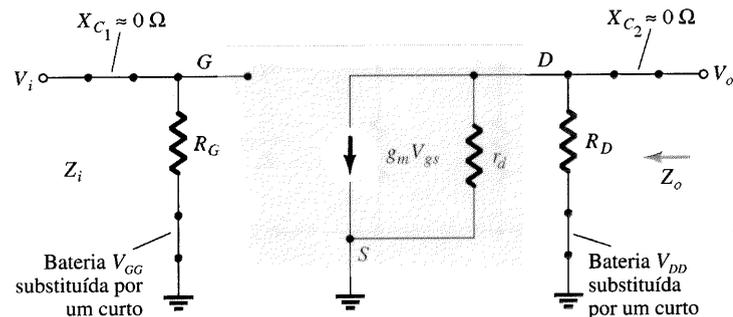


Fig. 9.11 Substituindo o circuito equivalente ac do JFET no circuito da Fig. 9.10.

Uma vez determinados os valores de g_m e r_d a partir da polarização dc, folha de especificações ou curvas características, o modelo ac equivalente pode ser incluído entre os terminais apropriados, como mostra a Fig. 9.11. Observe que ambos os capacitores são substituídos por curtos-circuitos equivalentes. Isto porque os seus valores de reatância $X_C = 1/(2\pi fC)$ são suficientemente pequenos comparados com os outros níveis de impedância do circuito. Além disso, as baterias dc V_{GG} e V_{DD} são colocadas em repouso (0 V) por um curto-circuito equivalente.

O circuito da Fig. 9.11 é então cuidadosamente redesenhado como mostra a Fig. 9.12. Observe a polaridade definida para V_{gs} , que define o sentido de $g_m V_{gs}$. Se V_{gs} for negativa, o sentido da fonte de corrente é revertido. O sinal aplicado é representado por V_i e o sinal de saída através de R_D é representado por V_o .

Z_i : A Fig. 9.12 revela de maneira clara que

$$Z_i = R_G \tag{9.13}$$

devido ao circuito aberto equivalente nos terminais de entrada do JFET.

9.3 CIRCUITO JFET COM POLARIZAÇÃO FIXA

Uma vez que o circuito equivalente do FET foi definido, podemos agora investigar algumas configurações fundamentais do FET para pequenos sinais. A análise será semelhante à análise ac realizada para os amplificadores com TBJ, onde serão deter-

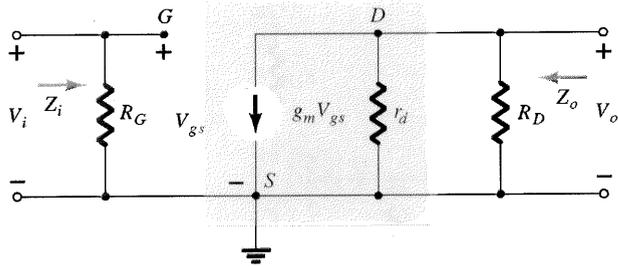


Fig. 9.12 Circuito redesenhado da Fig. 9.11.

Z_o : Fazendo $V_i = 0$ V (exigido para o cálculo de Z_o), resulta em V_{gs} igual a 0 V também. O resultado é $g_m V_{gs} = 0$ mA e a fonte de corrente pode ser substituída por um circuito aberto equivalente, como mostrado na Fig. 9.13. A impedância de saída é

$$Z_o = R_D || r_d \quad (9.14)$$

Se a resistência r_d for suficientemente alta (pelo menos 10:1) comparada com R_D , a aproximação $r_d || R_D \cong R_D$ pode ser aplicada e

$$Z_o \cong R_D \quad r_d \geq 10R_D \quad (9.15)$$

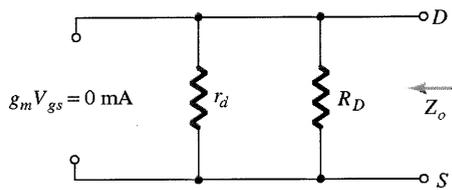


Fig. 9.13 Determinação de Z_o .

A_v : Resolvendo para V_o na Fig. 9.12, achamos

$$V_o = -g_m V_{gs} (r_d || R_D)$$

mas

$$V_{gs} = V_i$$

e

$$V_o = -g_m V_i (r_d || R_D)$$

tal que

$$A_v = \frac{V_o}{V_i} = -g_m (r_d || R_D) \quad (9.16)$$

Se $r_d \geq 10 R_D$:

$$A_v = \frac{V_o}{V_i} = -g_m R_D \quad r_d \geq 10R_D \quad (9.17)$$

Relação de fase: O sinal negativo na equação resultante para A_v revela claramente que há um desvio de fase de 180° entre as tensões de entrada e saída.

EXEMPLO 9.7

A configuração com polarização fixa do Exemplo 6.1 tem um ponto de operação definido por $V_{GS_0} = -2$ V e $I_{D_0} = 5,625$ mA

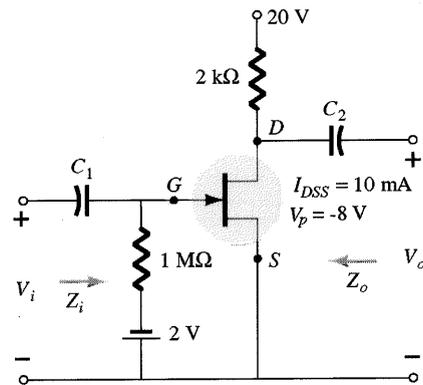


Fig. 9.14 Configuração do JFET para o Exemplo 9.7.

com $I_{DSS} = 10$ mA e $V_p = -8$ V. O circuito é redesenhado na Fig. 9.14 com um sinal aplicado dado por V_i . O valor de y_{os} fornecido é de $40 \mu S$.

- (a) Determine g_m .
- (b) Ache r_d .
- (c) Determine Z_i .
- (d) Calcule Z_o .
- (e) Determine o ganho de tensão A_v .
- (f) Determine A_v ignorando os efeitos de r_d .

Solução

(a) $g_{m0} = \frac{2I_{DSS}}{|V_p|} = \frac{2(10 \text{ mA})}{8 \text{ V}} = 2,5 \text{ mS}$

$$g_m = g_{m0} \left(1 - \frac{V_{GS_0}}{V_p} \right) = 2,5 \text{ mS} \left(1 - \frac{(-2 \text{ V})}{(-8 \text{ V})} \right) = 1,88 \text{ mS}$$

(b) $r_d = \frac{1}{y_{os}} = \frac{1}{40 \mu S} = 25 \text{ k}\Omega$

(c) $Z_i = R_G = 1 \text{ M}\Omega$

(d) $Z_o = R_D || r_d = 2 \text{ k}\Omega || 25 \text{ k}\Omega = 1,85 \text{ k}\Omega$

(e) $A_v = -g_m (R_D || r_d) = -(1,88 \text{ mS})(1,85 \text{ k}\Omega) = -3,48$

(f) $A_v = -g_m R_D = -(1,88 \text{ mS})(2 \text{ k}\Omega) = -3,76$

Uma razão de $25 \text{ k}\Omega : 2 \text{ k}\Omega = 12,5 : 1$ entre r_d e R_D resultou em uma diferença de 8% na solução, como demonstrado na letra (f).

9.4 CIRCUITO JFET COM AUTOPOLARIZAÇÃO

R_s Desviado

A configuração com polarização fixa apresenta a desvantagem peculiar de necessitar de duas fontes de tensão dc. A configuração com *autopolarização* da Fig. 9.15 requer somente uma fonte dc para estabelecer o ponto de operação desejado.

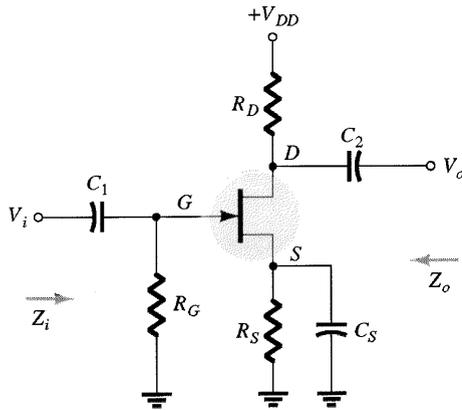


Fig. 9.15 Configuração do JFET com autopolarização.

O capacitor C_s através da resistência de fonte representa um circuito aberto equivalente para a operação dc, fazendo com que R_s defina o ponto de operação. Sob condições ac, o capacitor assume o estado de curto-circuito e “curto-circuita” o efeito de R_s .

O circuito equivalente do JFET é apresentado na Fig. 9.16 e cuidadosamente redesenhado na Fig. 9.17.

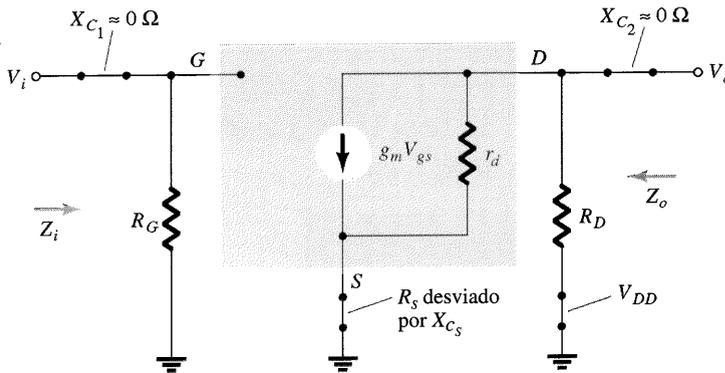


Fig. 9.16 Circuito da Fig. 9.15 após a introdução do circuito equivalente ac do JFET.

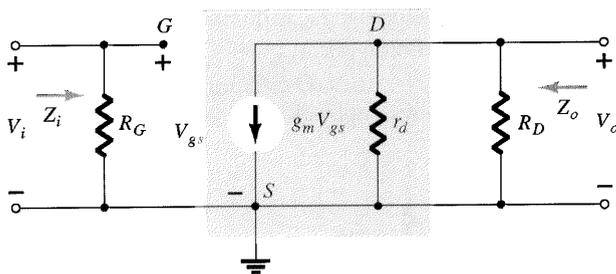


Fig. 9.17 Circuito redesenhado da Fig. 9.16.

Como a configuração resultante é idêntica à apresentada na Fig. 9.12, as equações para Z_i , Z_o e A_v serão as mesmas.

Z_i :

$$Z_i = R_G \quad (9.18)$$

Z_o :

$$Z_o = r_d || R_D \quad (9.19)$$

Se $r_d \geq 10 R_D$,

$$Z_o \cong R_D \quad r_d \geq 10 R_D \quad (9.20)$$

A_v :

$$A_v = -g_m(r_d || R_D) \quad (9.21)$$

Se $r_d \geq 10 R_D$,

$$A_v = -g_m R_D \quad r_d \geq 10 R_D \quad (9.22)$$

Relação de fase: O sinal negativo nas soluções para A_v indica um desvio de fase de 180° entre V_i e V_o .

R_s Não-Desviado

Se C_s for removido da Fig. 9.15, o resistor R_s será parte do circuito equivalente ac, como mostra a Fig. 9.18. Neste caso, não há um meio óbvio de se reduzir o circuito para diminuir seu nível de complexidade. Na determinação de Z_i , Z_o e A_v , deve-se tomar bastante cuidado com a notação, as polaridades e sentidos de corrente definidos.

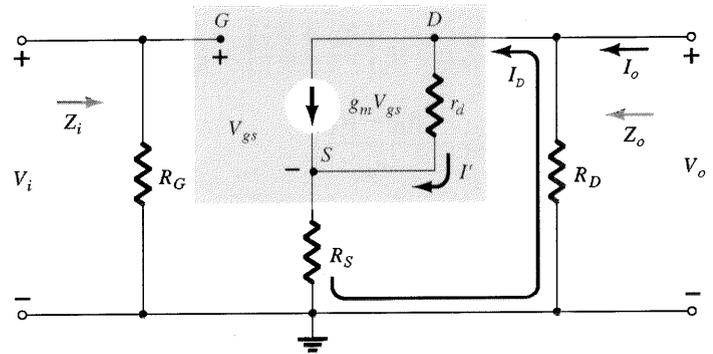


Fig. 9.18 Configuração do JFET com autopolarização incluindo o efeito de R_s .

Z_i : Devido à condição de circuito aberto entre a porta e o circuito de saída, a entrada mantém o resultado encontrado anteriormente:

$$Z_i = R_G \quad (9.23)$$

Z_o : A impedância de saída é definida por

$$Z_o = \left. \frac{V_o}{I_o} \right|_{V_i=0}$$

Fazendo $V_i = 0$ V na Fig. 9.18, resulta no circuito da Fig. 9.19, pois o terminal de porta e o terra estão no mesmo potencial. Em outras palavras, fazendo a tensão através de R_G igual a 0 V é equivalente a “eliminar” o efeito desta resistência. A tensão V_o é definida por

$$V_o = -I_D R_D$$

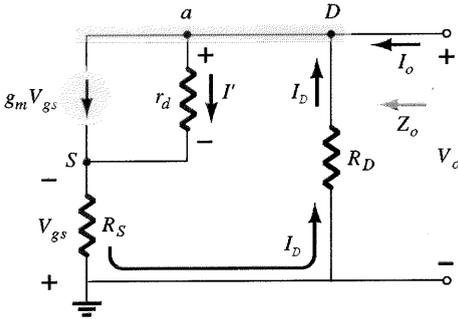


Fig. 9.19 Determinação de Z_o para a configuração de autopolarização do JFET incluindo os efeitos de R_S e r_d .

com
$$V_{gs} = -I_D R_S$$

A tensão através de r_d pode ser determinada aplicando-se a lei das tensões de Kirchhoff como se segue:

$$-V_{gs} + V_{r_d} - V_o = 0$$

ou
$$V_{r_d} = V_o + V_{gs}$$

e
$$I' = \frac{V_{r_d}}{r_d} = \frac{V_o + V_{gs}}{r_d} = \frac{-I_D R_D - I_D R_S}{r_d} = -I_D \left[\frac{R_D + R_S}{r_d} \right]$$

Aplicando a lei das correntes de Kirchhoff no nó a ,

$$I_o + I_D = I' + g_m V_{gs}$$

ou

$$I_o = I' + g_m V_{gs} - I_D = -I_D \left[\frac{R_D + R_S}{r_d} \right] + g_m [-I_D R_S] - I_D = -I_D \left[1 + g_m R_S + \frac{R_D + R_S}{r_d} \right]$$

e
$$Z_o = \frac{V_o}{I_o} = \frac{-I_D R_D}{-I_D \left[1 + g_m R_S + \frac{R_D + R_S}{r_d} \right]}$$

$$Z_o = \frac{R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

(9.24)

tal que

Para $r_d \geq 10(R_D + R_S)$ nós podemos ignorar os efeitos de r_d ; portanto,

$$Z_o = \frac{R_D}{1 + g_m R_S}$$

(9.25)

A_v: Para o circuito da Fig. 9.18, a aplicação da lei das tensões de Kirchhoff no circuito de entrada resulta em

$$V_i - V_{gs} - V_{R_S} = 0$$

ou
$$V_{gs} = V_i - I_D R_S$$

A tensão através de r_d usando a lei das tensões de Kirchhoff é

$$V_o - V_{R_S}$$

e
$$I' = \frac{V_o - V_{R_S}}{r_d}$$

em que a aplicação da lei das correntes de Kirchhoff resulta em

$$I_D = g_m V_{gs} + \frac{V_o - V_{R_S}}{r_d}$$

Substituindo V_{gs} , V_o e V_{R_S} na equação acima temos

$$I_D = g_m [V_i - I_D R_S] + \frac{(-I_D R_D) - (I_D R_S)}{r_d}$$

tal que
$$I_D \left[1 + g_m R_S + \frac{R_D + R_S}{r_d} \right] = g_m V_i$$

ou
$$I_D = \frac{g_m V_i}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

A tensão de saída é, portanto,

$$V_o = -I_D R_D = - \frac{g_m R_D V_i}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

$$A_v = \frac{V_o}{V_i} = - \frac{g_m R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

(9.26)

e

Novamente, se $r_d \geq 10(R_D + R_S)$,

$$A_v = \frac{V_o}{V_i} = - \frac{g_m R_D}{1 + g_m R_S}$$

(9.27)

Relação de fase: O sinal negativo na Eq. (9.26) indica novamente que há uma diferença de fase de 180° entre V_i e V_o .

EXEMPLO 9.8

A configuração com autopolarização do Exemplo 6.2 apresenta um ponto de operação definido por $V_{GS_Q} = -2,6$ V e $I_{D_Q} = 2,6$ mA com $I_{DSS} = 8$ mA e $V_p = -6$ V. O circuito é redesenhado na Fig. 9.20 considerando um sinal aplicado V_i . O valor de y_{os} dado é 20 μS.

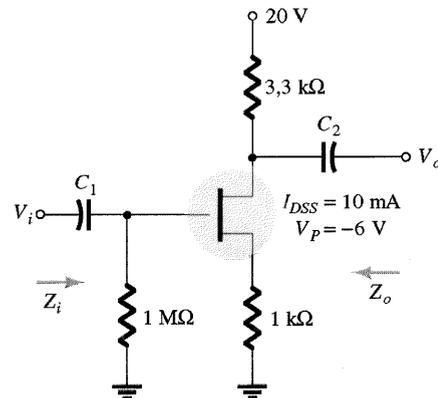


Fig. 9.20 Circuito para o Exemplo 9.8.

- (a) Determine g_m .
- (b) Ache r_d .
- (c) Ache Z_i .
- (d) Calcule Z_o com e sem o efeito de r_d . Compare os resultados.
- (e) Calcule A_v com e sem o efeito de r_d . Compare os resultados.

Solução

$$(a) \quad g_{m0} = \frac{2I_{DSS}}{|V_P|} = \frac{2(8 \text{ mA})}{6 \text{ V}} = 2,67 \text{ mS}$$

$$g_m = g_{m0} \left(1 - \frac{V_{GS_Q}}{V_P} \right) =$$

$$= 2,67 \text{ mS} \left(1 - \frac{(-2,6 \text{ V})}{(-6 \text{ V})} \right) = 1,51 \text{ mS}$$

$$(b) \quad r_d = \frac{1}{y_{os}} = \frac{1}{20 \mu\text{S}} = 50 \text{ k}\Omega$$

$$(c) \quad Z_i = R_G = 1 \text{ M}\Omega$$

(d) Com r_d :

$$Z_o = \frac{R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}} =$$

$$= \frac{3,3 \text{ k}\Omega}{1 + (1,51 \text{ mS})(1 \text{ k}\Omega) + \frac{3,3 \text{ k}\Omega + 1 \text{ k}\Omega}{50 \text{ k}\Omega}}$$

$$= \frac{3,3 \text{ k}\Omega}{1 + 1,51 + 0,086} = \frac{3,3 \text{ k}\Omega}{2,596} = 1,27 \text{ k}\Omega$$

Sem r_d :

$$Z_o = \frac{R_D}{1 + g_m R_S} = \frac{3,3 \text{ k}\Omega}{1 + 1,51} = \frac{3,3 \text{ k}\Omega}{2,51} = 1,31 \text{ k}\Omega$$

Testando a condição $r_d \geq 10(R_D + R_S)$ verificamos que ela é satisfeita. Ou seja, $50 \text{ k}\Omega \geq 10(3,3 \text{ k}\Omega + 1 \text{ k}\Omega)$ e $50 \text{ k}\Omega \geq 43 \text{ k}\Omega$ é satisfeita, indicando que r_d terá uma influência mínima sobre Z_o . Os resultados indicam que este certamente é o caso. Observe que Z_o não é igual a R_D — uma consideração amiúde aplicada incorretamente. Neste exemplo, o valor correto é menor do que a metade do valor de R_D .

(e) Com r_d :

$$A_v = \frac{-g_m R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}} =$$

$$= \frac{-(1,51 \text{ mS})(3,3 \text{ k}\Omega)}{1 + (1,51 \text{ mS})(1 \text{ k}\Omega) + \frac{3,3 \text{ k}\Omega + 1 \text{ k}\Omega}{50 \text{ k}\Omega}} = -1,92$$

Sem r_d :

$$A_v = \frac{-g_m R_D}{1 + g_m R_S} = \frac{-(1,51 \text{ mS})(3,3 \text{ k}\Omega)}{1 + (1,51 \text{ mS})(1 \text{ k}\Omega)} = -1,98$$

Como verificado, o efeito de r_d foi mínimo porque a condição $r_d \geq 10(R_D + R_S)$ foi satisfeita.

Note também que o ganho típico de um amplificador JFET é menor do que o verificado normalmente para o TBJ em configurações similares. No entanto, lembre sempre que Z_i do JFET é algumas vezes maior do que o valor típico de Z_i do TBJ, e isto contribui positivamente para o ganho total de um sistema.

9.5 CIRCUITO JFET COM DIVISOR DE TENSÃO

A configuração com divisor de tensão muito utilizada para o TBJ pode ser aplicada também ao JFET, como demonstrado na Fig. 9.21.

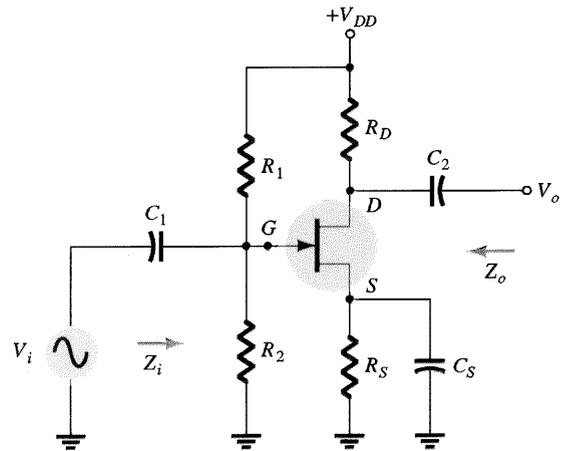


Fig. 9.21 Configuração do JFET com autopolarização.

Introduzindo o modelo equivalente ac para o JFET resulta na configuração da Fig. 9.22. Substituir a fonte dc V_{DD} por um curto-circuito equivalente provoca o aterramento de uma extremidade de R_1 e R_D . Como ambas as resistências têm um terra comum, R_1 pode ser colocada em paralelo com R_2 , como mostra a Fig. 9.23. A resistência R_2 , por sua vez, pode ser colocada em paralelo com r_d no circuito de saída. O circuito equivalente ac resultante apresenta agora o formato básico de alguns dos circuitos já analisados.

Z_i : R_1 e R_2 estão em paralelo com circuito aberto equivalente do JFET resultando em

$$Z_i = R_1 || R_2 \tag{9.28}$$

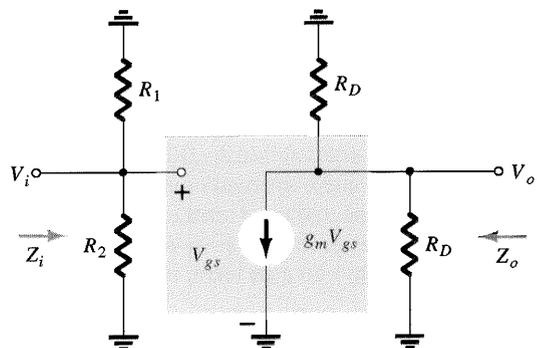


Fig. 9.22 Circuito da Fig. 9.21 sob condições ac.

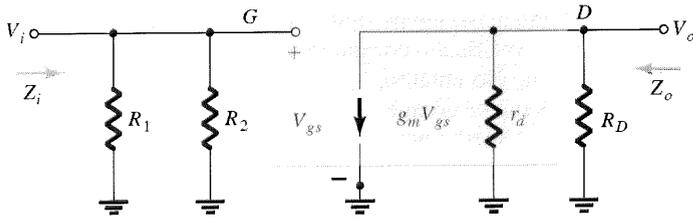


Fig. 9.23 Circuito redesenhado da Fig. 9.22.

Z_o : Fazendo $V_i = 0$ V resulta em V_{gs} e $g_m V_{gs}$ iguais a zero e

$$Z_o = r_d || R_D \quad (9.29)$$

Para $r_d \geq 10 R_D$,

$$Z_o \cong R_D \quad r_d \geq 10 R_D \quad (9.30)$$

A_v :

$$V_{gs} = V_i$$

$$V_o = -g_m V_{gs} (r_d || R_D)$$

e

tal que

$$A_v = \frac{V_o}{V_i} = \frac{-g_m V_{gs} (r_d || R_D)}{V_{gs}}$$

e

$$A_v = \frac{V_o}{V_i} = -g_m (r_d || R_D) \quad (9.31)$$

Se $r_d \geq 10 R_D$,

$$A_v = \frac{V_o}{V_i} \cong -g_m R_D \quad r_d \geq 10 R_D \quad (9.32)$$

Observe que as equações para Z_o e A_v são iguais às obtidas para as configurações com polarização fixa e autopolarização. A diferença se encontra na equação para Z_i , que, neste caso, é sensível à combinação em paralelo de R_1 e R_2 .

9.6 CIRCUITO JFET SEGUIDOR-DE-FONTE (DRENO-COMUM)

O circuito equivalente do JFET para a configuração seguidor-de-emissor do TBJ é a configuração seguidor-de-fonte da Fig. 9.24. Observe que o sinal de saída é “extraído” do terminal de fonte e, quando a fonte dc é substituída por um curto-circuito equivalente, o dreno é aterrado (por isto, a terminologia dreno-comum).*

Introduzir o circuito equivalente do JFET resulta na configuração da Fig. 9.25. A fonte controlada e a impedância de saída interna do JFET são conectadas ao terra em uma extremidade e à R_s na outra, com V_o definido através de R_s . Como $g_m V_{gs}$, r_d e R_s estão ligadas a um mesmo nó e ao terra, elas podem ser coloca-

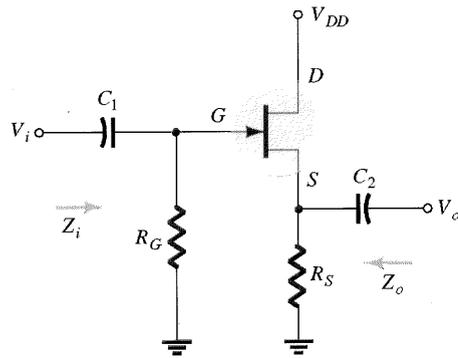


Fig. 9.24 Configuração seguidor-de-fonte do JFET.

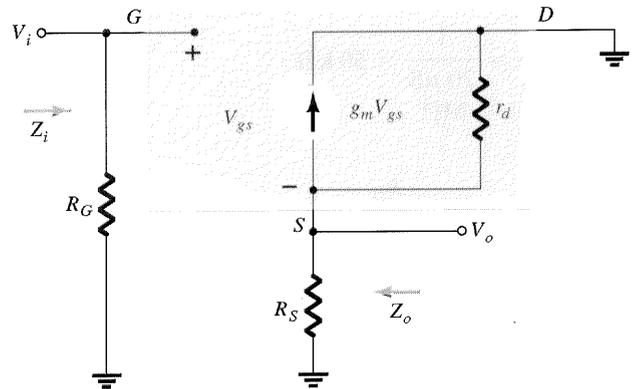


Fig. 9.25 Circuito da Fig. 9.24 após a introdução do modelo equivalente ao JFET.

das em paralelo, como mostra a Fig. 9.26. O sentido da fonte de corrente foi invertido, mas V_{gs} ainda é definida entre os terminais de porta e fonte.

Z_i : A Fig. 9.26 revela de forma clara que Z_i é dada por:

$$Z_i = R_G \quad (9.33)$$

Z_o : Fazendo $V_i = 0$ V, o terminal de porta fica conectado diretamente ao terra, como mostrado na Fig. 9.27. Como V_{gs} e V_o estão definidas através do mesmo circuito paralelo, pode-se dizer que $V_o = -V_{gs}$.

Aplicando a lei das correntes de Kirchhoff no nó a ,

$$I_o + g_m V_{gs} = I_{r_d} + I_{R_s} = \frac{V_o}{r_d} + \frac{V_o}{R_s}$$

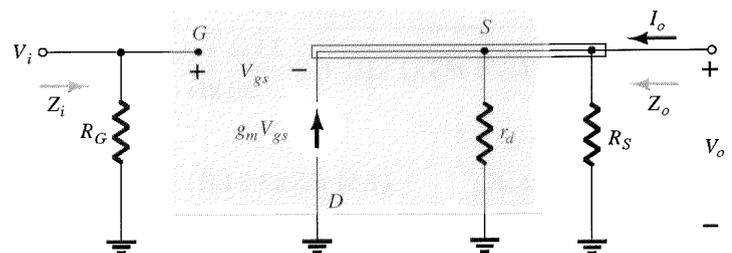


Fig. 9.26 Circuito da Fig. 9.25 redesenhado.

*N. T.: Mais precisamente, o termo “comum” se refere ao fato de que o terminal de dreno é comum ao circuito de entrada e ao circuito de saída.

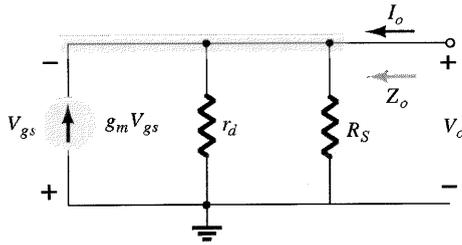


Fig. 9.27 Determinação de Z_o para circuito da Fig. 9.24.

O resultado é $I_o = V_o \left[\frac{1}{r_d} + \frac{1}{R_S} \right] - g_m V_{gs}$

$$= V_o \left[\frac{1}{r_d} + \frac{1}{R_S} \right] - g_m [-V_o]$$

$$= V_o \left[\frac{1}{r_d} + \frac{1}{R_S} + g_m \right]$$

$$e \quad Z_o = \frac{V_o}{I_o} = \frac{V_o}{V_o \left[\frac{1}{r_d} + \frac{1}{R_S} + g_m \right]} = \frac{1}{\frac{1}{r_d} + \frac{1}{R_S} + g_m} =$$

$$= \frac{1}{\frac{1}{r_d} + \frac{1}{R_S} + \frac{1}{1/g_m}}$$

donde se conclui que Z_o é a resistência equivalente do paralelo de três resistores. Ou seja,

$$Z_o = r_d || R_S || 1/g_m \quad (9.34)$$

Para $r_d \geq 10 R_S$,

$$Z_o \cong R_S || 1/g_m \quad r_d \geq 10 R_S \quad (9.35)$$

A_v : A tensão de saída V_o é determinada por

$$V_o = g_m V_{gs} (r_d || R_S)$$

e aplicar a lei das tensões de Kirchhoff à malha exterior do circuito da Fig. 9.26 resulta em

$$V_i = V_{gs} + V_o$$

e $V_{gs} = V_i - V_o$

tal que $V_o = g_m (V_i - V_o) (r_d || R_S)$

ou $V_o = g_m V_i (r_d || R_S) - g_m V_o (r_d || R_S)$

e $V_o [1 + g_m (r_d || R_S)] = g_m V_i (r_d || R_S)$

tal que $A_v = \frac{V_o}{V_i} = \frac{g_m (r_d || R_S)}{1 + g_m (r_d || R_S)} \quad (9.36)$

Na ausência de r_d ou se $r_d \geq R_S$,

$$A_v = \frac{V_o}{V_i} \cong \frac{g_m R_S}{1 + g_m R_S} \quad r_d \geq 10 R_S \quad (9.37)$$

Como o denominador da Eq. (9.36) é maior do que o numerador, o ganho nunca será igual ou maior do que um (da mesma forma que o circuito seguidor-de-emissor do TBJ).

Relação de fase: Como A_v é positivo, V_o e V_i estão em fase na configuração seguidor-de-fonte do JFET.

EXEMPLO 9.9

Uma análise dc do circuito seguidor-de-fonte da Fig. 9.28 estabelece que $V_{GSQ} = -2,86 \text{ V}$ e $I_{DQ} = 4,56 \text{ mA}$.

- (a) Determine g_m .
- (b) Ache r_d .
- (c) Determine Z_i .
- (d) Calcule Z_o com e sem r_d . Compare os resultados.
- (e) Determine A_v com e sem r_d . Compare os resultados.

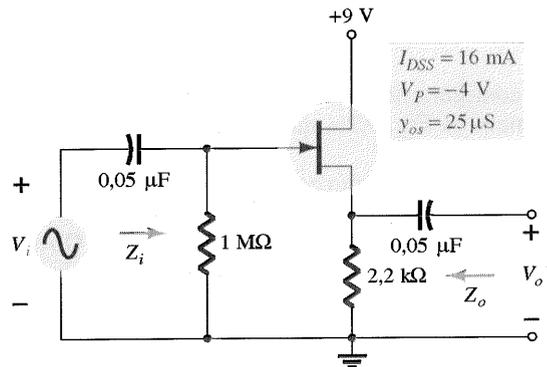


Fig. 9.28 Circuito que será analisado no Exemplo 9.9.

Solução

(a) $g_{m0} = \frac{2I_{DSS}}{|V_P|} = \frac{2(16 \text{ mA})}{4 \text{ V}} = 8 \text{ mS}$

$$g_m = g_{m0} \left(1 - \frac{V_{GSQ}}{V_P} \right) = 8 \text{ mS} \left(1 - \frac{(-2,86 \text{ V})}{(-4 \text{ V})} \right) =$$

$$= 2,28 \text{ mS}$$

(b) $r_d = \frac{1}{y_{os}} = \frac{1}{25 \mu\text{S}} = 40 \text{ k}\Omega$

(c) $Z_i = R_G = 1 \text{ M}\Omega$

(d) Com r_d :

$$Z_o = r_d || R_S || 1/g_m = 40 \text{ k}\Omega || 2,2 \text{ k}\Omega || 1/2,28 \text{ mS}$$

$$= 40 \text{ k}\Omega || 2,2 \text{ k}\Omega || 438,6 \Omega$$

$$= 362,52 \Omega$$

revelando que Z_o é, em geral, relativamente pequena e determinada principalmente por $1/g_m$.

Sem r_d :

$$Z_o = R_S || 1/g_m = 2,2 \text{ k}\Omega || 438,6 \Omega = \mathbf{365,69 \Omega}$$

o que revela que r_d não influi muito no valor de Z_o .

(e) Com r_d :

$$A_v = \frac{g_m(r_d || R_S)}{1 + g_m(r_d || R_S)} = \frac{(2,28 \text{ mS})(40 \text{ k}\Omega || 2,2 \text{ k}\Omega)}{1 + (2,28 \text{ mS})(40 \text{ k}\Omega || 2,2 \text{ k}\Omega)}$$

$$\frac{(2,28 \text{ mS})(2,09 \text{ k}\Omega)}{1 + (2,28 \text{ mS})(2,09 \text{ k}\Omega)} = \frac{4,77}{1 + 4,77} = \mathbf{0,83}$$

que é menor do que um, como afirmado anteriormente.

Sem r_d :

$$A_v = \frac{g_m R_S}{1 + g_m R_S} = \frac{(2,28 \text{ mS})(2,2 \text{ k}\Omega)}{1 + (2,28 \text{ mS})(2,2 \text{ k}\Omega)}$$

$$= \frac{5,02}{1 + 5,02} = \mathbf{0,83}$$

o que revela que r_d não influi muito no ganho da configuração.

9.7 CIRCUITO JFET PORTA-COMUM

A última configuração do JFET a ser analisada é a configuração porta-comum da Fig. 9.29, que corresponde ao circuito base-comum do TBJ.

A introdução do circuito equivalente do JFET resulta na Fig. 9.30. Observe que mais uma vez a fonte controlada $g_m V_{gs}$ é conectada do dreno para a fonte com r_d em paralelo. Obviamente, o isolamento entre os circuitos de entrada e saída foi perdido,

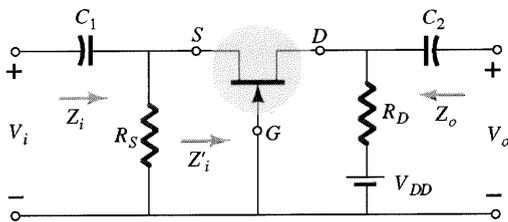


Fig. 9.29 Configuração porta-comum do JFET.

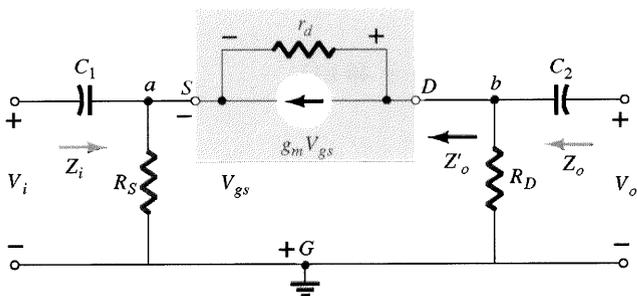


Fig. 9.30 Circuito da Fig. 9.29 após a introdução do circuito equivalente ac do JFET.

uma vez que o terminal de porta está agora conectado ao terra comum da configuração. Além disso, o resistor conectado entre os terminais de entrada não é mais R_G , mas o resistor R_S , conectado do terminal de fonte para o terra. Observe também a posição da tensão de controle V_{gs} , que é definida através do resistor R_S .

Z_i : O resistor R_S se situa entre os terminais de entrada. Para a determinação de Z_i , vamos calcular a impedância Z'_i mostrada na Fig. 9.29, que está em paralelo com R_S definindo Z_i .

O circuito de interesse é redesenhado na Fig. 9.31. A tensão V' é igual a $-V_{gs}$. Aplicar a lei das tensões de Kirchhoff ao longo da malha externa do circuito resulta em

$$V' - V_{r_d} - V_{R_D} = 0$$

e
$$V_{r_d} = V' - V_{R_D} = V' - I'R_D$$

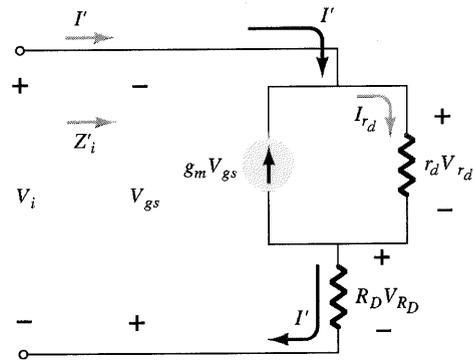


Fig. 9.31 Determinação de Z'_i para o circuito da Fig. 9.29.

Aplicar a lei das correntes de Kirchhoff no nó a resulta em

$$I' + g_m V_{gs} = I_{r_d}$$

e
$$I' = I_{r_d} - g_m V_{gs} = \frac{(V' - I'R_D)}{r_d} - g_m V_{gs}$$

ou
$$I' = \frac{V'}{r_d} - \frac{I'R_D}{r_d} - g_m[-V']$$

tal que
$$I' \left[1 + \frac{R_D}{r_d} \right] = V' \left[\frac{1}{r_d} + g_m \right]$$

e
$$Z'_i = \frac{V'}{I'} = \frac{\left[1 + \frac{R_D}{r_d} \right]}{\left[g_m + \frac{1}{r_d} \right]} \tag{9.38}$$

ou
$$Z'_i = \frac{V'}{I'} = \frac{r_d + R_D}{1 + g_m r_d}$$

e
$$Z_i = R_S || Z'_i$$

resulta em

$$Z_i = R_S || \left[\frac{r_d + R_D}{1 + g_m r_d} \right] \tag{9.39}$$

Se $r_d \geq 10R_D$, e como $R_D/r_d \ll 1$ e $1/r_d \ll g_m$, a Eq. (9.38) permite a seguinte aproximação:

$$Z_i = \frac{\left[1 + \frac{R_D}{r_d}\right]}{\left[g_m + \frac{1}{r_d}\right]} \cong \frac{1}{g_m}$$

e $Z_i \cong R_S \parallel 1/g_m$ (9.40)
 $r_d \geq 10R_D$

Z_o : Fazendo $V_i = 0$ V na Fig. 9.30, o efeito de R_S é eliminado e V_{gs} assume 0 V. O resultado é $g_m V_{gs} = 0$ e r_d fica em paralelo com R_D . Portanto,

$$Z_o = R_D \parallel r_d$$
 (9.41)

Para $r_d \geq 10R_D$,

$$Z_o \cong R_D$$
 (9.42)
 $r_d \geq 10R_D$

A_v : A Fig. 9.30 mostra que

$$V_i = -V_{gs}$$

e $V_o = I_o R_D$

A tensão através de r_d é

$$V_{r_d} = V_o - V_i$$

e $I_{r_d} = \frac{V_o - V_i}{r_d}$

Aplicar a lei das correntes de Kirchoff no nó b resulta em

$$I_{r_d} + I_o + g_m V_{gs} = 0$$

e $I_o = -I_{r_d} - g_m V_{gs}$
 $= -\left[\frac{V_o - V_i}{r_d}\right] - g_m[-V_i]$

$$I_o = \frac{V_i - V_o}{r_d} + g_m V_i$$

tal que

$$V_o = I_o R_D = \left[\frac{V_i - V_o}{r_d} + g_m V_i\right] R_D$$

$$= \frac{V_i R_D}{r_d} - \frac{V_o R_D}{r_d} + g_m R_D V_i$$

e $V_o \left[1 + \frac{R_D}{r_d}\right] = V_i \left[\frac{R_D}{r_d} + g_m R_D\right]$

com $A_v = \frac{V_o}{V_i} = \frac{\left[g_m R_D + \frac{R_D}{r_d}\right]}{\left[1 + \frac{R_D}{r_d}\right]}$ (9.43)

Para $r_d \geq 10R_D$, o fator R_D/r_d pode ser eliminado e a Eq. 9.43 pode ser aproximada por

$$A_v = g_m R_D$$
 (9.44)
 $r_d \geq 10R_D$

Relação de fase: Como A_v é positivo, V_o e V_i estão em fase na configuração porta-comum.

EXEMPLO 9.10

Embora, à primeira vista, o circuito da Fig. 9.32 pareça não se enquadrar na configuração porta-comum, uma análise mais a fundo revela que se trata de um circuito com todas as características da Fig. 9.29. Se $V_{GSQ} = -2,2$ V e $I_{DQ} = 2,03$ mA,

- (a) Determine g_m .
- (b) Ache r_d .
- (c) Calcule Z_i com e sem r_d . Compare os resultados.
- (d) Calcule Z_o com e sem r_d . Compare os resultados.
- (e) Determine V_o com e sem r_d . Compare os resultados.

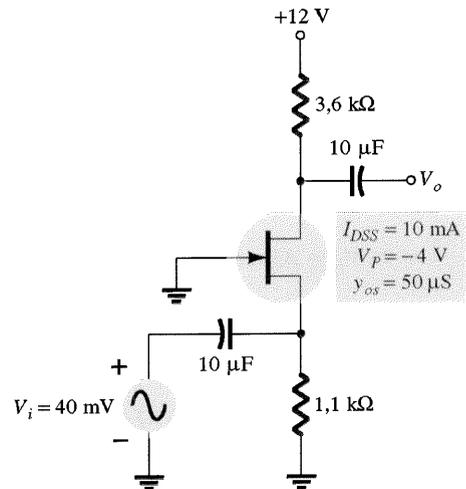


Fig. 9.32 Circuito para o Exemplo 9.10.

Solução

(a) $g_{m0} = \frac{2I_{DSS}}{|V_P|} = \frac{2(10 \text{ mA})}{4 \text{ V}} = 5 \text{ mS}$
 $g_m = g_{m0} \left(1 - \frac{V_{GSQ}}{V_P}\right) = 5 \text{ mS} \left(1 - \frac{(-2,2 \text{ V})}{(-4 \text{ V})}\right) = 2,25 \text{ mS}$

(b) $r_d = \frac{1}{y_{os}} = \frac{1}{50 \mu\text{S}} = 20 \text{ k}\Omega$

(c) Com r_d :
 $Z_i = R_S \parallel \left[\frac{r_d + R_D}{1 + g_m r_d}\right] = 1,1 \text{ k}\Omega \parallel \left[\frac{20 \text{ k}\Omega + 3,6 \text{ k}\Omega}{1 + (2,25 \text{ mS})(20 \text{ k}\Omega)}\right]$
 $= 1,1 \text{ k}\Omega \parallel 0,51 \text{ k}\Omega = 0,35 \text{ k}\Omega$

Sem r_d :

$$Z_i = R_S || 1/g_m = 1,1 \text{ k}\Omega || 1/2,25 \text{ ms} = 1,1 \text{ k}\Omega || 0,44 \text{ k}\Omega = \mathbf{0,31 \text{ k}\Omega}$$

Embora a condição,

$r_d \geq 10R_D = > 20 \text{ k}\Omega \geq 10(3,6 \text{ k}\Omega) = > 20 \text{ k}\Omega \geq 36 \text{ k}\Omega$ não seja satisfeita, ambas as equações produzem basicamente o mesmo valor de impedância. Neste caso, $1/g_m$ foi o fator predominante

(d) Com r_d :

$$Z_o = R_D || r_d = 3,6 \text{ k}\Omega || 20 \text{ k}\Omega = \mathbf{3,05 \text{ k}\Omega}$$

Sem r_d :

$$Z_o = R_D = \mathbf{3,6 \text{ k}\Omega}$$

Novamente a condição $r_d \geq 10R_D$ não é satisfeita, mas os resultados são razoavelmente próximos. Certamente R_D é o fator predominante neste exemplo.

(e) Com r_d :

$$A_v = \frac{\left[g_m R_D + \frac{R_D}{r_d} \right]}{\left[1 + \frac{R_D}{r_d} \right]} = \frac{\left[(2,25 \text{ mS})(3,6 \text{ k}\Omega) + \frac{3,6 \text{ k}\Omega}{20 \text{ k}\Omega} \right]}{\left[1 + \frac{3,6 \text{ k}\Omega}{20 \text{ k}\Omega} \right]} = \frac{8,1 + 0,18}{1 + 0,18} = 7,02$$

e $A_v = \frac{V_o}{V_i} = > V_o = A_v V_i = (7,02)(40 \text{ mV}) = \mathbf{280,8 \text{ mV}}$

Sem r_d :

$$A_v = g_m R_D = (2,25 \text{ mS})(3,6 \text{ k}\Omega) = 8,1$$

com $V_o = A_v V_i = (8,1)(40 \text{ mV}) = \mathbf{324 \text{ mV}}$

Neste caso, a diferença é mais perceptível, mas ainda assim não é elevada.

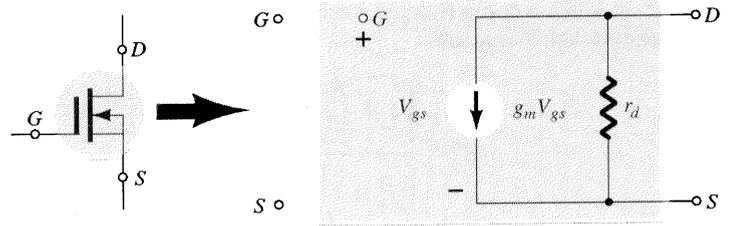


Fig. 9.33 Modelo equivalente ac do D-MOSFET.

EXEMPLO 9.11

O circuito da Fig. 9.34 foi analisado no Exemplo 6.7, resultando que $V_{GS_Q} = 1,5 \text{ V}$ e $I_{D_Q} = 7,6 \text{ mA}$.

- (a) Determine g_m e compare com g_{m0} .
- (b) Ache r_d .
- (c) Desenhe o circuito equivalente para a Fig. 9.34.
- (d) Ache Z_i .
- (e) Calcule Z_o .
- (f) Determine A_v .

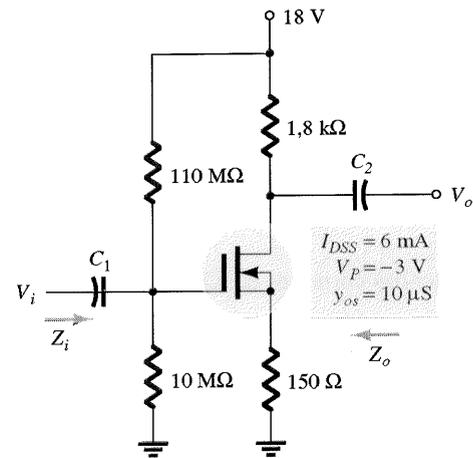


Fig. 9.34 Circuito para o Exemplo 9.11.

Solução

(a) $g_{m0} = \frac{2I_{DSS}}{|V_P|} = \frac{2(6 \text{ mA})}{3 \text{ V}} = 4 \text{ mS}$

$$g_m = g_{m0} \left(1 - \frac{V_{GS_Q}}{V_P} \right) = 4 \text{ mS} \left(1 - \frac{(+1,5 \text{ V})}{(-3 \text{ V})} \right) = 4 \text{ mS}(1 + 0,5) = \mathbf{6 \text{ mS}}$$

e constatamos que g_m é 50% maior do que g_{m0} .

(b) $r_d = \frac{1}{y_{os}} = \frac{1}{10 \mu\text{S}} = \mathbf{100 \text{ k}\Omega}$

(c) Veja a Fig. 9.35. Observe as semelhanças com o circuito da Fig. 9.23. As Eqs. (9.28) a (9.32) são, portanto, aplicáveis.

(d) Eq. (9.28): $Z_i = R_1 || R_2 = 10 \text{ M}\Omega || 110 \text{ M}\Omega = \mathbf{9,17 \text{ M}\Omega}$

9.8 MOSFETs TIPO DEPLEÇÃO

Como a equação de Schockley é aplicável também ao MOSFET tipo depleção, a equação para g_m é a mesma. Na verdade, o modelo equivalente ac para o D-MOSFET é exatamente o mesmo que o empregado para o JFET, como mostra a Fig. 9.33.

A única diferença apresentada pelo D-MOSFET é que V_{GS_Q} pode ser positiva em dispositivos de canal n e negativa em dispositivos de canal p . O resultado é que g_m pode ser maior do que g_{m0} , como demonstrado no exemplo a seguir. A faixa de r_d para este dispositivo é muito similar à verificada para os JFETs.

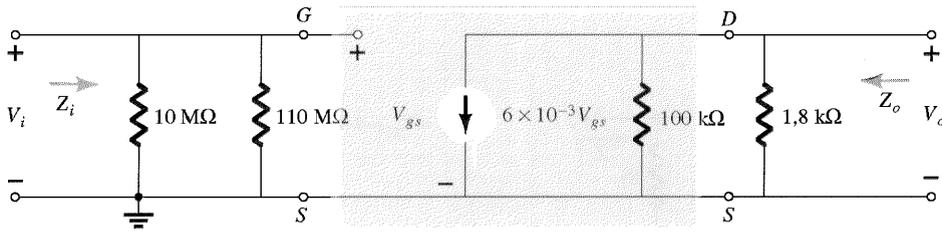


Fig. 9.35 Circuito equivalente ac para a Fig. 9.34.

(e) Eq. (9.29) $Z_o = r_d || R_D = 100 \text{ k}\Omega || 1,8 \text{ k}\Omega$
 $= 1,77 \text{ k}\Omega \cong R_D = 1,8 \text{ k}\Omega$

(f) $r_d \geq 10R_D \rightarrow 100 \text{ k}\Omega \geq 18 \text{ k}\Omega$

Eq. (9.32): $A_v = -g_m R_D = -(6 \text{ mS})(1,8 \text{ k}\Omega) = 10,8$

9.9 MOSFETs TIPO INTENSIFICAÇÃO

O MOSFET tipo intensificação pode ser um dispositivo de canal n (n MOS) ou um dispositivo de canal p (p MOS), como mostrado na Fig. 9.36. O circuito equivalente ac para pequenos sinais dos dois tipos de dispositivos é mostrado na Fig. 9.36, com um circuito aberto entre a porta e o canal dreno-fonte, e uma fonte de corrente do dreno para a fonte cujo valor depende da tensão porta-fonte. Há uma impedância de saída do dreno para fonte r_d que, nas folhas de especificações, normalmente é fornecida indiretamente através da admitância y_{os} . A transcondutância do dispositivo, g_m , aparece nas folhas de especificações como uma admitância de transferência direta, y_{fs} .

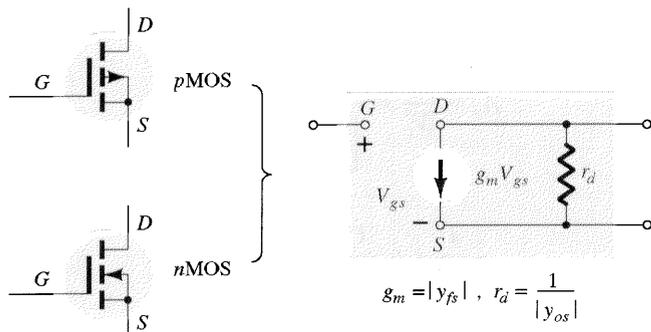


Fig. 9.36 Modelo ac para pequenos sinais do MOSFET intensificação.

Na nossa análise do JFET deduziu-se uma equação para g_m a partir da equação de Shockley. Para o E-MOSFET (*Enhancement-MOSFET*), a relação entre a corrente de saída e a tensão de controle é definida por

$$I_D = k(V_{GS} - V_{GS(Th)})^2$$

Como g_m é ainda definido por

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

nós podemos derivar a equação de transferência para determinar g_m como um ponto de operação. Ou seja,

$$\begin{aligned} g_m &= \frac{dI_D}{dV_{GS}} = \frac{d}{dV_{GS}} k(V_{GS} - V_{GS(Th)})^2 = \\ &= k \frac{d}{dV_{GS}} (V_{GS} - V_{GS(Th)})^2 \\ &= 2k(V_{GS} - V_{GS(Th)}) \frac{d}{dV_{GS}} (V_{GS} - V_{GS(Th)}) = \\ &= 2k(V_{GS} - V_{GS(Th)})(1 - 0) \end{aligned}$$

$$g_m = 2k(V_{GS_0} - V_{GS(Th)}) \quad (9.45)$$

Lembre-se que a constante k pode ser determinada a partir de um ponto de operação típico dado em uma folha de especificações. Com relação ao restante da análise ac, ela se mostra idêntica à empregada para o JFET ou D-MOSFET. No entanto, saiba que as características de um E-MOSFET limitam as suas configurações de polarização.

9.10 CIRCUITO E-MOSFET COM REALIMENTAÇÃO DO DRENO

A configuração de realimentação do dreno do E-MOSFET é mostrada na Fig. 9.37. Lembre-se da análise dc que R_G pode ser substituída por um curto-circuito equivalente já que $I_G = 0 \text{ A}$ e, portanto, $V_{R_G} = 0 \text{ V}$. No entanto, no domínio ac, esta característica é interpretada como uma alta impedância entre V_o e V_i . Se não fosse assim, os terminais de entrada e saída estariam conectados diretamente e $V_o = V_i$.

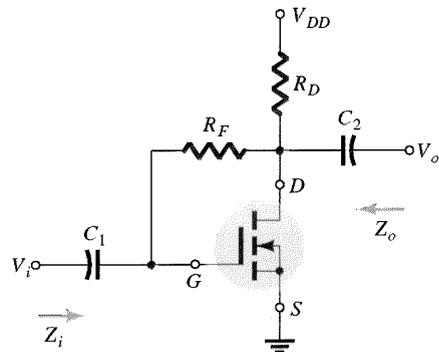


Fig. 9.37 Configuração do E-MOSFET com realimentação do dreno.

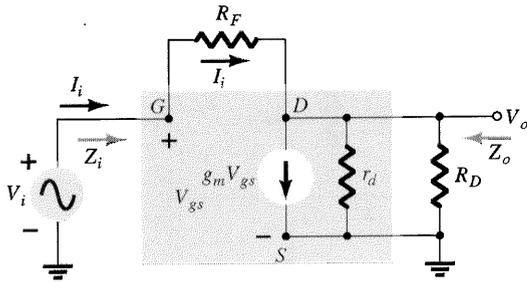


Fig. 9.38 Equivalente ac do circuito da Fig. 9.37.

Introduzindo o modelo equivalente ac para o dispositivo resulta no circuito da Fig. 9.38. Observe que R_F não pertence à área sombreada correspondente ao modelo equivalente ac do dispositivo, mas conecta diretamente os circuitos de entrada e saída.

Z_i : Aplicar a lei das correntes de Kirchhoff ao circuito de entrada (no nó D) resulta em

$$I_i = g_m V_{gs} + \frac{V_o}{r_d \parallel R_D}$$

e
$$V_{gs} = V_i$$

tal que
$$I_i = g_m V_i + \frac{V_o}{r_d \parallel R_D}$$

ou
$$I_i - g_m V_i = \frac{V_o}{r_d \parallel R_D}$$

Portanto,
$$V_o = (r_d \parallel R_D)(I_i - g_m V_i)$$

com
$$I_i = \frac{V_i - V_o}{R_F} = \frac{V_i - (r_d \parallel R_D)(I_i - g_m V_i)}{R_F}$$

e
$$I_i R_F = V_i - (r_d \parallel R_D)I_i + (r_d \parallel R_D)g_m V_i$$

tal que
$$V_i[1 + g_m(r_d \parallel R_D)] = I_i[R_F + r_d \parallel R_D]$$

e, finalmente,
$$Z_i = \frac{V_i}{I_i} = \frac{R_F + r_d \parallel R_D}{1 + g_m(r_d \parallel R_D)} \quad (9.46)$$

Tipicamente, $R_F \gg r_d \parallel R_D$, tal que

$$Z_i \cong \frac{R_F}{1 + g_m(r_d \parallel R_D)}$$

Para $r_d \geq 10R_D$,

$$Z_i \cong \frac{R_F}{1 + g_m R_D} \quad (9.47) \quad R_F \gg r_d \parallel R_D, r_d \geq 10R_D$$

Z_o : Fazendo $V_i = 0$ V, resulta em $V_{gs} = 0$ V e $g_m V_{gs} = 0$, com um curto-circuito da porta para o terra como mostra a Fig. 9.39. Portanto, as resistências R_F , r_d e R_D estão em paralelo e

$$Z_o = R_F \parallel r_d \parallel R_D \quad (9.48)$$

Normalmente R_F é muito maior do que $r_d \parallel R_D$, permitindo a seguinte aproximação

$$Z_o \cong r_d \parallel R_D$$

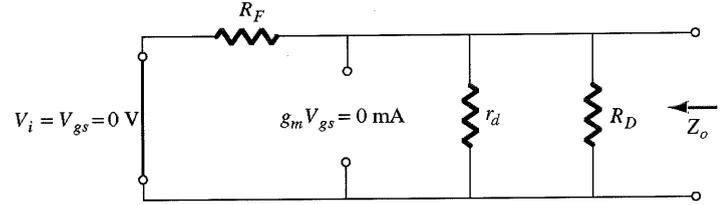


Fig. 9.39 Determinação de Z_o para o circuito da Fig. 9.37.

e com $r_d \geq 10R_D$,

$$Z_o \cong R_D \quad R_F \gg r_d \parallel R_D, r_d \geq 10R_D \quad (9.49)$$

A_v : Aplicar a lei das correntes de Kirchhoff ao nó D da Fig. 9.38 resulta em

$$I_i = g_m V_{gs} + \frac{V_o}{r_d \parallel R_D}$$

mas
$$V_{gs} = V_i \text{ e } I_i = \frac{V_i - V_o}{R_F}$$

tal que
$$\frac{V_i - V_o}{R_F} = g_m V_i + \frac{V_o}{r_d \parallel R_D}$$

e
$$\frac{V_i}{R_F} - \frac{V_o}{R_F} = g_m V_i + \frac{V_o}{r_d \parallel R_D}$$

tal que
$$V_o \left[\frac{1}{r_d \parallel R_D} + \frac{1}{R_F} \right] = V_i \left[\frac{1}{R_F} - g_m \right]$$

e
$$A_v = \frac{V_o}{V_i} = \frac{\left[\frac{1}{R_F} - g_m \right]}{\left[\frac{1}{r_d \parallel R_D} + \frac{1}{R_F} \right]}$$

mas
$$\frac{1}{r_d \parallel R_D} + \frac{1}{R_F} = \frac{1}{R_F \parallel r_d \parallel R_D}$$

e
$$g_m \gg \frac{1}{R_F}$$

tal que

$$A_v = -g_m(R_F \parallel r_d \parallel R_D) \quad (9.50)$$

Como R_F é normalmente $\gg r_d \parallel R_D$ e se $r_d \geq 10R_D$,

$$A_v \cong -g_m R_D \quad R_F \gg r_d \parallel R_D, r_d \geq 10R_D \quad (9.51)$$

Relação de fase: O sinal negativo de A_v indica que V_o e V_i têm uma diferença de fase de 180° .

EXEMPLO 9.12

O E-MOSFET da Fig. 9.40 foi analisado no Exemplo 6.11 e obteve-se $k = 0,24 \times 10^{-3} \text{ A/V}^2$, $V_{GS_Q} = 6,4 \text{ V}$ e $I_{D_Q} = 2,75 \text{ mA}$.

- (a) Determine g_m .
- (b) Ache r_d .
- (c) Calcule Z_i com e sem r_d . Compare os resultados.
- (d) Calcule Z_o com e sem r_d . Compare os resultados.
- (e) Determine A_v com e sem r_d . Compare os resultados.

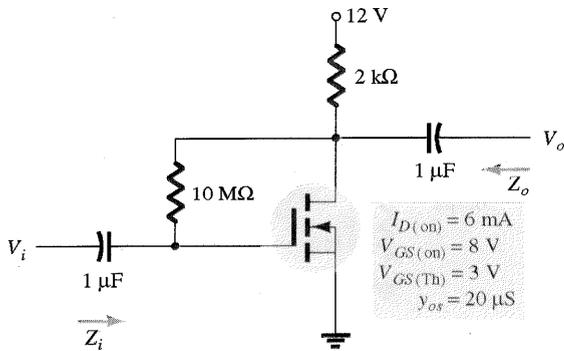


Fig. 9.40 Amplificador com realimentação de dreno do Exemplo 9.11.

Solução

(a) $g_m = 2k(V_{GS_Q} - V_{GS(Th)}) = 2(0,24 \times 10^{-3} \text{ A/V}^2)(6,4 \text{ V} - 3 \text{ V}) = 1,63 \text{ mS}$

(b) $r_d = \frac{1}{y_{os}} = \frac{1}{20 \mu\text{S}} = 50 \text{ k}\Omega$

(c) Com r_d :

$$Z_i = \frac{R_F + r_d || R_D}{1 + g_m(r_d || R_D)} = \frac{10 \text{ M}\Omega + 50 \text{ k}\Omega || 2 \text{ k}\Omega}{1 + (1,63 \text{ mS})(50 \text{ k}\Omega || 2 \text{ k}\Omega)} = \frac{10 \text{ M}\Omega + 1,92 \text{ k}\Omega}{1 + 3,13} = 2,42 \text{ M}\Omega$$

Sem r_d :

$$Z_i \cong \frac{R_F}{1 + g_m R_D} = \frac{10 \text{ M}\Omega}{1 + (1,63 \text{ mS})(2 \text{ k}\Omega)} = 2,53 \text{ M}\Omega$$

como a condição $r_d \geq 10R_D = 50 \text{ k}\Omega \geq 40 \text{ k}\Omega$ é satisfeita, observe que os resultados para Z_o com e sem r_d são muito próximos.

(d) Com r_d :

$$Z_o = R_F || r_d || R_D = 10 \text{ M}\Omega || 50 \text{ k}\Omega || 2 \text{ k}\Omega = 49,75 \text{ k}\Omega || 2 \text{ k}\Omega = 1,92 \text{ k}\Omega$$

Sem r_d :

$$Z_o \cong R_D = 2 \text{ k}\Omega$$

obtendo-se novamente resultados muito próximos.

(e) Com r_d :

$$A_v = -g_m(R_F || r_d || R_D) = -(1,63 \text{ mS})(10 \text{ M}\Omega || 50 \text{ k}\Omega || 2 \text{ k}\Omega) = -(1,63 \text{ mS})(1,92 \text{ k}\Omega) = -3,21$$

Sem r_d :

$$A_v = -g_m R_D = -(1,63 \text{ mS})(2 \text{ k}\Omega) = -3,26$$

que é muito próximo do resultado acima.

9.11 CIRCUITO E-MOSFET COM DIVISOR DE TENSÃO

A última configuração com E-MOSFET a ser examinada é o circuito com divisor de tensão da Fig. 9.41. O circuito apresenta um formato que já foi analisado em seções anteriores.

A introdução do circuito equivalente ac do E-MOSFET resulta na configuração da Fig. 9.42, que é exatamente igual ao circuito mostrado na Fig. 9.23. Desta forma, as Eqs. (9.28) a (9.32) são aplicáveis para este caso e utilizadas para o E-MOSFET.

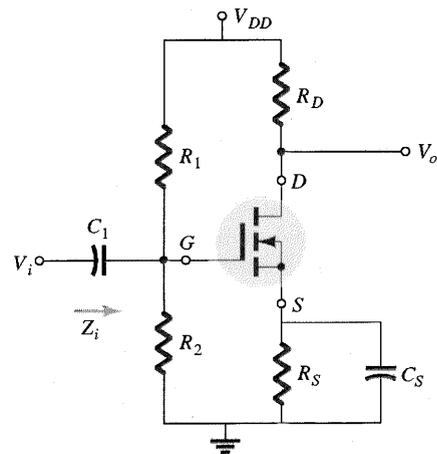


Fig. 9.41 Configuração com divisor de tensão do E-MOSFET.

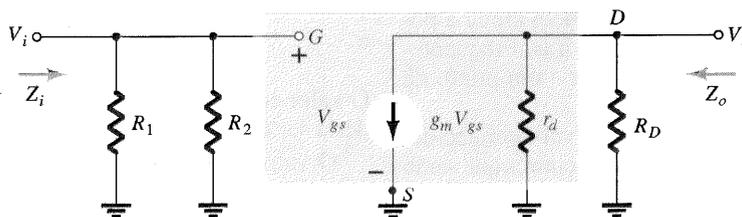


Fig. 9.42 Circuito equivalente ac para a configuração da Fig. 9.41.

Z_i :

$$Z_i = R_1 || R_2 \quad (9.52)$$

Z_o :

$$Z_o = r_d || R_D \quad (9.53)$$

Para $r_d \geq 10R_D$,

$$Z_o \cong R_D \quad r_d \geq 10R_D \quad (9.54)$$

A_v :

$$A_v = \frac{V_o}{V_i} = -g_m(r_d || R_D) \quad (9.55)$$

e se $r_d \geq 10R_D$,

$$A_v = \frac{V_o}{V_i} \cong -g_m R_D \quad (9.56)$$

9.12 PROJETO DE CIRCUITOS AMPLIFICADORES COM FET

Os projetos nesta fase limitam-se a obter uma condição de polarização dc desejada ou o ganho de tensão ac pedido. Na maior parte dos casos, as várias equações desenvolvidas são utilizadas “inversamente” para definir os parâmetros necessários à obtenção do ganho desejado, impedância de entrada ou impedância de saída. As equações aproximadas serão muito utilizadas, evitando com isso uma complexidade desnecessária nas fases iniciais do projeto. Este procedimento é válido já que os resistores calculados terão que ser substituídos por resistores com valores comerciais. Uma vez terminado o projeto inicial, os resultados podem ser testados e alguns ajustes podem ser implementados utilizando-se as equações exatas.

Durante todo o projeto, esteja ciente de que embora a superposição permita uma análise dc e ac separadas, um parâmetro escolhido para o ambiente dc terá uma influência importante na resposta ac. Em particular, lembre-se que a resistência R_G pode ser substituída por um curto-circuito equivalente na configuração com realimentação porque $I_G \cong 0$ A no domínio dc, mas, para a análise ac, ela proporciona uma alta impedância fundamental entre V_o e V_i . Além disso, lembre-se que g_m é maior para pontos de operação mais próximos do eixo I_D ($V_{GS} = 0$ V), exigindo que R_S seja relativamente pequeno. No circuito com R_S não-desviado, uma resistência R_S pequena também contribui com um alto ganho, mas para o circuito seguidor-de-fonte o ganho é reduzido do seu valor máximo que é igual a 1. Em suma, procure sempre se lembrar de que os parâmetros do circuito podem afetar a polarização dc e a resposta ac de diferentes maneiras. Frequentemente deve-se adotar uma solução que atenda a um ponto de operação particular e à resposta ac desejada.

Em muitos casos, o valor da fonte dc disponível é conhecido, o FET a ser empregado foi determinado e os capacitores que serão utilizados foram definidos para a faixa de frequências em questão. É necessário, então, determinar os valores dos elementos resistivos que definem o ganho desejado ou o nível de impedân-

cia. Os próximos três exemplos determinarão os parâmetros exigidos para um ganho específico.

EXEMPLO 9.13

Projete o circuito com polarização fixa da Fig. 9.43 para que se obtenha um ganho de 10. Ou seja, determine o valor de R_D .

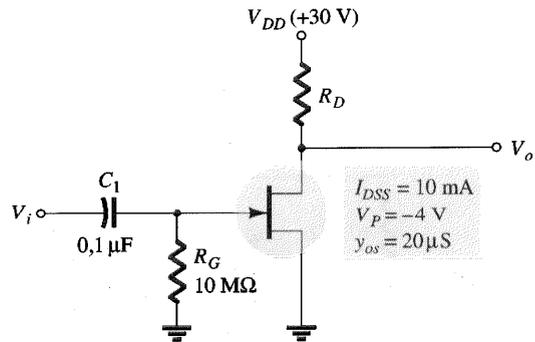


Fig. 9.43 Circuito para o ganho de tensão desejado no Exemplo 9.13.

Solução

Como $V_{GS_Q} = 0$ V, o valor de g_m é g_{m0} . O ganho é determinado então por

$$A_v = -g_m(R_D || r_d) = -g_{m0}(R_D || r_d)$$

com
$$g_{m0} = \frac{2I_{DSS}}{|V_P|} = \frac{2(10 \text{ mA})}{4 \text{ V}} = 5 \text{ mS}$$

O resultado é
$$-10 = -5 \text{ mS}(R_D || r_d)$$

e
$$R_D || r_d = \frac{10}{5 \text{ mS}} = 2 \text{ k}\Omega$$

Das especificações do dispositivo,

$$r_d = \frac{1}{y_{os}} = \frac{1}{20 \times 10^{-6} \text{ S}} = 50 \text{ k}\Omega$$

Substituindo, nós temos

$$R_D || r_d = R_D || 50 \text{ k}\Omega = 2 \text{ k}\Omega$$

e
$$\frac{R_D(50 \text{ k}\Omega)}{R_D + 50 \text{ k}\Omega} = 2 \text{ k}\Omega$$

ou
$$50R_D = 2(R_D + 50 \text{ k}\Omega) = 2R_D + 100 \text{ k}\Omega$$

com
$$48R_D = 100 \text{ k}\Omega$$

e
$$R_D = \frac{100 \text{ k}\Omega}{48} \cong 2,08 \text{ k}\Omega$$

O valor comercial mais próximo é **2 kΩ** (Apêndice E), que poderia ser empregado para este projeto.

O valor resultante de V_{DS_Q} seria então determinado como se segue:

$$V_{DS_Q} = V_{DD} - I_{D_Q}R_D = 30 \text{ V} - (10 \text{ mA})(2 \text{ k}\Omega) = 10 \text{ V}$$

Os valores de Z_i e Z_o são determinados a partir de R_G e R_D respectivamente. Ou seja,

$$Z_i = R_G = 10 \text{ M}\Omega$$

$$Z_o = R_D || r_d = 2 \text{ k}\Omega || 50 \text{ k}\Omega = 1,92 \text{ k}\Omega \cong R_D = 2 \text{ k}\Omega.$$

EXEMPLO 9.14

Escolha os valores de R_D e R_S para o circuito da Fig. 9.44 para produzir um ganho igual a 8, com um valor relativamente alto de g_m para este dispositivo definido em $V_{GS_Q} = \frac{1}{4} V_P$.

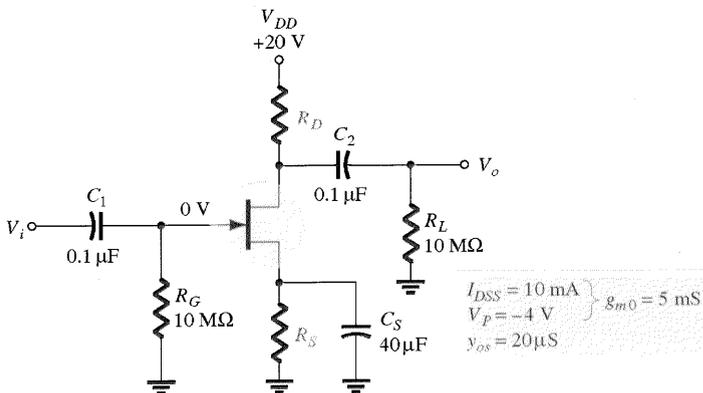


Fig. 9.44 Circuito para o ganho de tensão desejado no Exemplo 9.14.

Solução

O ponto de operação é definido por

$$V_{GS_Q} = \frac{1}{4} V_P = \frac{1}{4} (-4 \text{ V}) = -1 \text{ V}$$

e relativamente alto

$$I_D = I_{DSS} \left(1 - \frac{V_{GS_Q}}{V_P} \right)^2 = 10 \text{ mA} \left(1 - \frac{(-1 \text{ V})}{(-4 \text{ V})} \right)^2 = 5,625 \text{ mA}$$

Determinando g_m ,

$$g_m = g_{m0} \left(1 - \frac{V_{GS_Q}}{V_P} \right) = 5 \text{ mS} \left(1 - \frac{(-1 \text{ V})}{(-4 \text{ V})} \right) = 3,75 \text{ mS}$$

O valor do ganho de tensão é determinado por

$$|A_v| = g_m (R_D || r_d)$$

Substituir os valores conhecidos resulta em

$$8 = (3,75 \text{ mS})(R_D || r_d)$$

tal que
$$R_D || r_d = \frac{8}{3,75 \text{ mS}} = 2,13 \text{ k}\Omega$$

O valor de r_d é definido por

$$r_d = \frac{1}{y_{os}} = \frac{1}{20 \mu\text{S}} = 50 \text{ k}\Omega$$

$$R_D || 50 \text{ k}\Omega = 2,13 \text{ k}\Omega$$

com o resultado que

$$R_D = 2,2 \text{ k}\Omega$$

que é um valor comercial.

O valor de R_S é determinado pelas condições de operação dc como se segue:

$$V_{GS_Q} = -I_D R_S$$

$$-1 \text{ V} = -(5,625 \text{ mA}) R_S$$

$$R_S = \frac{1 \text{ V}}{5,625 \text{ mA}} = 177,8 \Omega$$

O valor comercial mais próximo é 180Ω . Neste exemplo, R_S não aparece na análise ac devido ao curto efeito provocado por C_S .

No próximo exemplo, R_S não está desviado e por esta razão o projeto se torna um pouco mais complicado.

EXEMPLO 9.15

Determine os valores de R_D e R_S para o circuito da Fig. 9.44 em modo a produzir um ganho de 8 com o capacitor de desvio C_S removido.

Solução

V_{GS_Q} e I_{D_Q} são ainda -1 V e $5,625 \text{ mA}$, e como a equação $V_{GS} = -I_{D R_S}$ não mudou, R_S no projeto deve continuar com o valor comercial de 180Ω obtido no Exemplo 9.14.

O ganho de um circuito com autopolarização não-desviado é dado por

$$A_v = - \frac{g_m R_D}{1 + g_m R_S}$$

Por hora é considerado que $r_d \geq 10(R_D + R_S)$. Se a equação completa para A_v fosse utilizada neste ponto do projeto, o processo de análise se complicaria desnecessariamente.

Substituindo (para o valor de ganho igual a 8),

$$|8| = \left| \frac{-(3,75 \text{ mS}) R_D}{1 + (3,75 \text{ mS})(180 \Omega)} \right| = \frac{(3,75 \text{ mS}) R_D}{1 + 0,675}$$

$$e \quad 8(1 + 0,675) = (3,75 \text{ mS}) R_D$$

tal que
$$R_D = \frac{13,4}{3,75 \text{ mS}} = 3,573 \text{ k}\Omega$$

com o valor comercial mais próximo de $3,6 \Omega$.

Nós agora podemos testar a condição:

$$r_d \geq 10(R_D + R_S)$$

$$50 \text{ k}\Omega \geq 10(3,6 \text{ k}\Omega + 0,18 \text{ k}\Omega) = 10(3,78 \text{ k}\Omega)$$

$$e \quad 50 \text{ k}\Omega \geq 37,8 \text{ k}\Omega$$

que é satisfeita — a solução está correta!

9.13 QUADRO-RESUMO

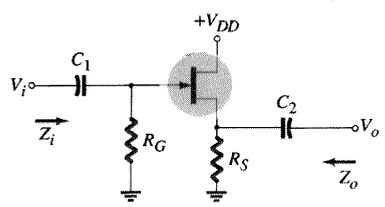
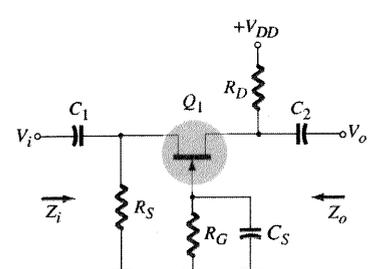
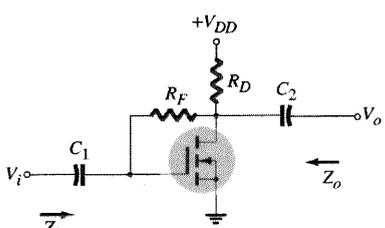
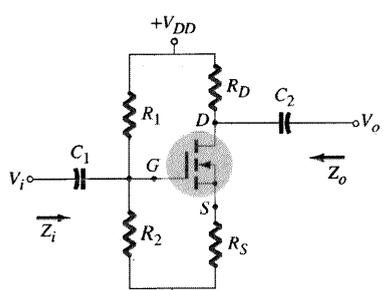
A Tabela 9.1 foi desenvolvida com o intuito de proporcionar uma comparação rápida entre as configurações e oferecer uma

listagem que pode ser útil por várias razões. As equações exata e aproximada para cada parâmetro relevante do circuito foram fornecidas, com uma faixa típica de valores associada a cada um. Embora nem todas as possíveis configurações estejam pre-

QUADRO 9.1 Z_i , Z_o e A_v para Várias Configurações FET

Configuração	Z_i	Z_o	$A_v = \frac{V_o}{V_i}$
<p>Polarização Fixa [JFET ou D-MOSFET]</p>	<p>Alto (10 MΩ)</p> $= R_G$	<p>Médio (2 kΩ)</p> $= R_D r_d$ $\cong R_D$ <p>($r_d \geq 10 R_D$)</p>	<p>Médio (-10)</p> $= -g_m(r_d R_D)$ $\cong -g_m R_D$ <p>($r_d \geq 10 R_D$)</p>
<p>Autopolarização com R_S desviado [JFET ou D-MOSFET]</p>	<p>Alto (10 MΩ)</p> $= R_G$	<p>Médio (2 kΩ)</p> $= R_D r_d$ $\cong R_D$ <p>($r_d \geq 10 R_D$)</p>	<p>Médio (-10)</p> $= g_m(r_d R_D)$ $\cong -g_m R_D$ <p>($r_d \geq 10 R_D$)</p>
<p>Autopolarização com R_S não-desviado [JFET ou D-MOSFET]</p>	<p>Alto (10 MΩ)</p> $= R_G$	<p>Médio (2 kΩ)</p> $= \frac{R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$ $\cong \frac{R_D}{1 + g_m R_S}$ <p>($r_d \geq 10 (R_D + R_S)$)</p>	<p>Baixo (-2)</p> $= \frac{g_m R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$ $\cong \frac{g_m R_D}{1 + g_m R_S}$ <p>($r_d \geq 10 (R_D + R_S)$)</p>
<p>Polarização por divisor de tensão [JFET ou D-MOSFET]</p>	<p>Alto (10 MΩ)</p> $= R_1 R_2$	<p>Médio (2 kΩ)</p> $= R_D r_d$ $\cong R_D$ <p>($r_d \geq 10 R_D$)</p>	<p>Médio (-10)</p> $= -g_m(r_d R_D)$ $\cong -g_m R_D$ <p>($r_d \geq 10 R_D$)</p>

QUADRO 9.1 (Continuação)

Configuração	Z_i	Z_o	$A_v = \frac{V_o}{V_i}$
<p>Seguidor-de-fonte [JFET ou D-MOSFET]</p> 	<p>Alto (10 MΩ)</p> $= R_G$	<p>Baixo (100 kΩ)</p> $= r_d \parallel R_S \parallel 1/g_m$ $\cong R_S \parallel 1/g_m$ <p>($r_d \geq 10 R_S$)</p>	<p>Baixo (<1)</p> $= \frac{g_m(r_d \parallel R_S)}{1 + g_m(r_d \parallel R_S)}$ $\cong \frac{g_m R_S}{1 + g_m R_S}$ <p>($r_d \geq 10 R_S$)</p>
<p>Porta-comum [JFET ou D-MOSFET]</p> 	<p>Baixo (1 kΩ)</p> $= R_S \parallel \left[\frac{r_d + R_D}{1 + g_m r_d} \right]$ $\cong R_S \parallel \frac{1}{g_m}$ <p>($r_d \geq 10 R_D$)</p>	<p>Médio (2 kΩ)</p> $= R_D \parallel r_d$ $\cong R_D$ <p>($r_d \geq 10 R_D$)</p>	<p>Médio (+10)</p> $= \frac{g_m R_D + \frac{R_D}{r_d}}{1 + \frac{R_D}{r_d}}$ $\cong g_m R_D$ <p>($r_d \geq 10 R_D$)</p>
<p>Polarização com realimentação do dreno E-MOSFET</p> 	<p>Médio (1 MΩ)</p> $= \frac{R_F + r_d \parallel R_D}{1 + g_m(r_d \parallel R_D)}$ $\cong \frac{R_F}{1 + g_m R_D}$ <p>($r_d \geq 10 R_D$)</p>	<p>Médio (2 kΩ)</p> $= R_F \parallel r_d \parallel R_D$ $\cong R_D$ <p>($R_F, r_d \geq 10 R_D$)</p>	<p>Médio (-10)</p> $= -g_m(R_F \parallel r_d \parallel R_D)$ $\cong -g_m R_D$ <p>($R_F, r_d \geq 10 R_D$)</p>
<p>Polarização por divisor de tensão E-MOSFET</p> 	<p>Médio (1 MΩ)</p> $= R_1 \parallel R_2$	<p>Médio (2 MΩ)</p> $= R_D \parallel r_d$ $\cong R_D$ <p>($r_d \geq 10 R_D$)</p>	<p>Médio (-10)</p> $= -g_m(r_d \parallel R_D)$ $\cong -g_m R_D$ <p>($r_d \geq 10 R_D$)</p>

sentes, as mais freqüentemente empregadas são incluídas. Na verdade, qualquer configuração não-listada será, provavelmente, alguma variação das que foram fornecidas no quadro, de tal forma que, na pior das hipóteses, a lista auxilia na análise destas configurações. O formato do quadro foi idealizado para permitir escrevê-lo na frente e no verso de uma página de 21,6 por 28 cm.

9.14 VERIFICAÇÃO DE DEFEITOS (TROUBLESHOOTING)

Como mencionado anteriormente, a reparação de defeitos em um circuito deve ser função de uma combinação da teoria assimilada com a experiência com o manuseio de medidores e osciloscópios. Um bom reparador possui um “faro” para achar um problema em um circuito — esta habilidade de “ver” o que está acontecendo foi desenvolvida com a montagem, teste e reparação de vários circuitos diferentes. Para um amplificador FET de pequenos sinais, a verificação de defeitos pode ser realizada seguindo algumas etapas básicas.

1. Observe a placa do circuito, e tente detectar alguns dos problemas: uma área da placa chamuscada por dissipação de calor excessiva de um componente; um componente muito quente ao ser tocado; uma solda malfeita; alguma conexão solta.
2. Utilizando um medidor dc: faça algumas medidas previstas no manual de reparo, que contém o diagrama do circuito e uma lista de tensões dc de teste.
3. Aplique um sinal de teste ac: meça as tensões ac, começando pela entrada e seguindo o caminho do sinal até a saída.
4. Se o problema for identificado em determinada parte do circuito, o sinal ac deve ser verificado em vários pontos, usando um osciloscópio para visualizar a forma de onda, sua polaridade, amplitude e freqüência, assim como eventuais “glitches” na forma de onda. Observe ainda se o sinal realiza um ciclo completo.

Sintomas e Ações Possíveis

Se não há tensão ac de saída:

1. Verifique se a fonte de tensão está presente.
2. Verifique se a tensão de saída V_D se situa entre 0 V e V_{DD} .
3. Verifique se há algum sinal de entrada ac no terminal de porta.
4. Verifique a tensão ac em cada lado do capacitor de acoplamento.

Quando da montagem e teste do circuito amplificador FET em laboratório:

1. Verifique o código de cores dos resistores para ter certeza de que os valores estão corretos. Melhor ainda, meça o valor do resistor, pois componentes utilizados repetidamente podem aquecer-se além do permitido, acarretando uma variação no valor nominal.
2. Verifique se todas as tensões dc estão presentes nos terminais do componente. Esteja certo de que todas as conexões de terra são comuns.
3. Meça o sinal de entrada ac para ter certeza de que o valor esperado está sendo fornecido.

9.15 ANÁLISE POR COMPUTADOR

Considerando que os cálculos para o ganho de tensão, impedância de entrada e impedância de saída para vários circuitos FET exigem as condições de polarização para se determinar os parâmetros do dispositivo no ponto Q , a análise por computador pode ser bastante útil. A análise pelo programa SPICE oferece modelos de JFET, MOSFET depleção e MOSFET intensificação. Alguns exemplos demonstrarão como é feita a descrição do circuito em um programa e como se pode conseguir os resultados que se deseja em determinada operação do circuito.

PSpice (Versão DOS): Descrição JFET

LINHA DO DISPOSITIVO JFET

A forma geral para a linha de entrada do transistor de efeito de campo é

JXXXX ND NG NS MODNAME

onde JXXXX é o nome do transistor; ND, NG e NS são os números dos nós para o dreno, porta e fonte, respectivamente; e MODNAME é o nome do modelo usado na linha .MODEL descrita a seguir.

LINHA DO MODELO JFET

A forma geral para a linha de entrada do JFET é

.MODEL MODNAME NJF VTO = BETA =
.MODEL MODNAME PJF VTO = BETA =

onde MODNAME é o nome do modelo dado na linha do elemento, NJF identifica um dispositivo de canal n , e PJF identifica um dispositivo de canal p . Dos vários parâmetros para o modelo JFET, uns dos mais importantes são:

VTO = V_p : tensão porta-fonte de pinch-off

BETA = I_{DSS}/V_p^2 : parâmetro combinando dois parâmetros do JFET

EXEMPLO 9.16

Escreva linhas de entrada do SPICE para descrever os seguintes dispositivos JFET.

- (a) Um JFET de canal n com $I_{DSS} = 12$ mA e $V_p = -4$ V.
- (b) Um JFET de canal n com $I_{DSS} = 8$ mA e $V_p = -3$ V.

Assuma que os dispositivos estão conectados nos nós: dreno = 5, fonte = 4, e porta = 2.

Solução

- (a) JUP 5 2 4 JN
.MODEL JN NJF VTO = -4 BETA = 750E - 6
- (b) JDOWN 5 2 4 JJ
.MODEL JJ NJF VTO = -3 BETA = 889E - 6

Programa 9.1: Circuito Amplificador com JFET

Um circuito amplificador com JFET é mostrado na Fig. 9.45. A polarização dc do JFET é fornecida pela fonte de tensão V_{GG} , a fonte de tensão V_{DD} , e o resistor de dreno, R_D . Uma tensão de entrada ac é aplicada através do capacitor C_1 , e a tensão de saída amplificada é tirada através do capacitor C_2 . O PSpice exige que o caminho de saída esteja conectado ao terra, e a resistência de carga, R_L , é especificada com uma impedância muito alta. Com um valor de $10\text{ M}\Omega$, a saída pode ser considerada um circuito aberto.

O arquivo de descrição do circuito analisado (Fig. 9.45) está listado na Fig. 9.46, mostrando todos os nós assinalados e os dados de saída resultantes. Eis alguns comentários sobre o programa PSpice:

Formato da linha do dispositivo JFET:

J1 3 2 0 JFET

Formato da linha do MODELO JFET:

.MODEL JFET NJF VTO = -4 V BETA = 6,25E - 4

Observe também:

1. A unidade megohm é assinalada por MEGOHM (MEG também serviria).

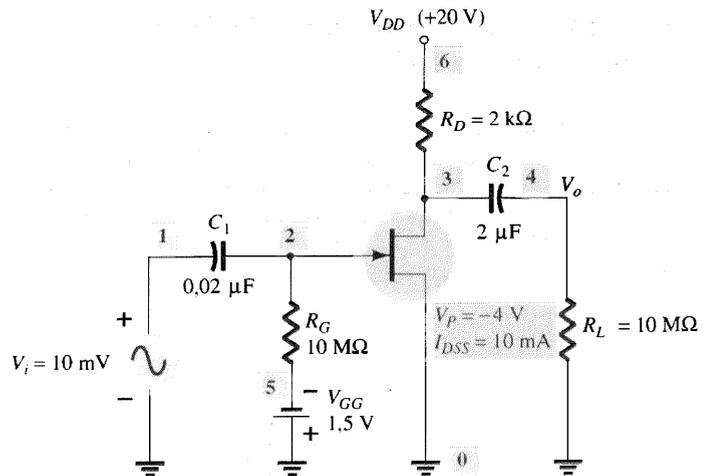


Fig. 9.45 Amplificador JFET para a análise com PSpice.

2. A polaridade da bateria, V_{GG} , é fornecida identificando-se uma fonte de 1,5 V do nó 0 (positivo) para o nó 5 (negativo).
3. A .AC LIN mostra uma frequência de 10 kHz, de forma que a linha .PRINT pode ser usada para fornecer as tensões ac nos nós 1, 2, 3 e 4.

O circuito possui um ganho de tensão ac, $V(4)/V(1) = 6,249$.

```
JFET Amplifier - Fixed bias
***      CIRCUIT DESCRIPTION
*****
VDD 6 0 DC 20VOLTS
VGG 0 5 DC 1.5VOLTS
J1 3 2 0 JFET
RG 2 5 10MEGOHM
RD 6 3 2KOHM
RL 4 0 10MEGOHM
C1 1 2 0.02UF
C2 3 4 2UF
VI 1 0 AC 10MV
.MODEL JFET NJF VTO=-4V BETA=6.25E-4
.AC LIN 1 10KH 10KH
.PRINT AC V(1) V(2) V(3) V(4)
.OPTIONS NOPAGE
.END

****      Junction FET MODEL PARAMETERS
          JFET
          NJF
          VTO    -4
          BETA   625.000000E-06

****      SMALL SIGNAL BIAS SOLUTION      TEMPERATURE = 27.000 DEG C
NODE    VOLTAGE    NODE    VOLTAGE    NODE    VOLTAGE    NODE    VOLTAGE
( 1)    0.0000    ( 2)    -1.4998    ( 3)    12.1870    ( 4)    0.0000
( 5)    -1.5000    ( 6)    20.0000

          VOLTAGE SOURCE CURRENTS
          NAME      CURRENT
          VDD       -3.907E-03
          VGG       -1.521E-11
          TOTAL POWER DISSIPATION 7.81E-02 WATTS

****      AC ANALYSIS      TEMPERATURE = 27.000 DEG C
FREQ    V(1)      V(2)      V(3)      V(4)
1.000E+04 1.000E-02 1.000E-02 6.249E-02 6.249E-02
```

Fig. 9.46 Listagem de saída do programa PSpice para o circuito da Fig. 9.45.

Programa 9.2: Amplificador JFET com Autopolarização DC

A Fig. 9.47 mostra um amplificador possuindo autopolarização dc. O resistor de polarização, R_s , é desviado pelo capacitor C_s . A Fig. 9.48 apresenta a descrição do circuito e os resultados de saída da polarização dc e operação ac. O ganho de tensão é considerado igual a $V(5)/V(1) = 13,54$. Os resultados da polarização dc em $V_D = V(3) = 14,384$ V, enquanto a tensão porta-fonte, $V_{GS} =$

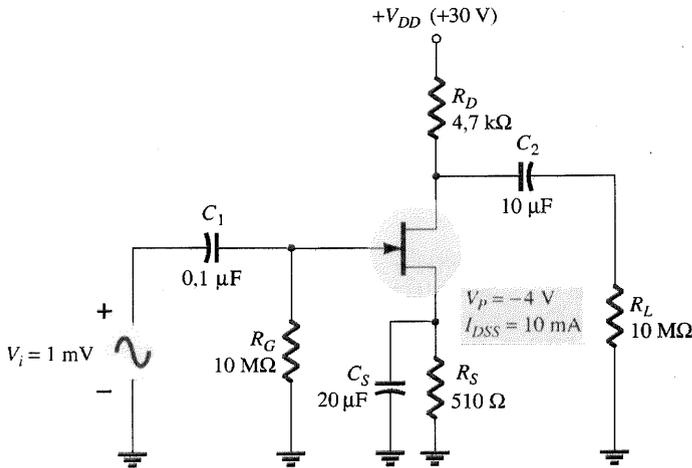


Fig. 9.47 Amplificador JFET com autopolarização dc.

$V(2) - V(4) = -1,69$ V. A linha do modelo JFET é igual à do circuito anterior nas Figs. 9.45 e 9.46.

Programa 9.3: Amplificador JFET com Polarização DC por Divisor de Tensão

A Fig. 9.49 apresenta um circuito com polarização por divisor de tensão e uma amplificação de V_i para V_o . A descrição do circuito da Fig. 9.50 inclui o mesmo modelo do transistor conside-

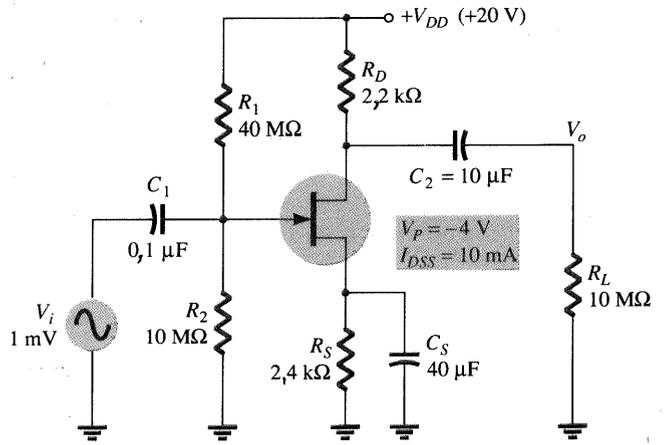


Fig. 9.49 Amplificador ac com polarização por divisor de tensão.

```

JFET Amplifier - RS Self bias
***   CIRCUIT DESCRIPTION
*****

VDD 6 0 DC 30V
J1 3 2 4 JFET
RG 2 0 10MEG
RD 6 3 4.7K
RS 4 0 510
RL 5 0 10MEG
C1 1 2 0.1UF
C2 3 5 10UF
CS 4 0 20UF
VI 1 0 AC 1MV
.MODEL JFET NJF VTO=-4V BETA=6.25E-4
.AC LIN 1 10KH 10KH
.PRINT AC V(1) V(2) V(3) V(5)
.OPTIONS NOPAGE
.END

****   Junction FET MODEL PARAMETERS
      JFET
      NJF
      VTO  -4
      BETA  625.000000E-06

***   SMALL SIGNAL BIAS SOLUTION          TEMPERATURE = 27.000 DEG C
      NODE VOLTAGE      NODE VOLTAGE      NODE VOLTAGE      NODE VOLTAGE
( 1) 0.0000 ( 2) 161.0E-06 ( 3) 14.3840 ( 4) 1.6945
( 5) 0.0000 ( 6) 30.0000

      VOLTAGE SOURCE CURRENTS
      NAME      CURRENT
      VDD      -3.323E-03
      TOTAL POWER DISSIPATION 9.97E-02 WATTS

****   AC ANALYSIS          TEMPERATURE = 27.000 DEG C
      FREQ      V(1)      V(2)      V(3)      V(5)
      1.000E+04 1.000E-03 1.000E-03 1.354E-02 1.354E-02
    
```

Fig. 9.48 Saída do programa PSpice para o circuito da Fig. 9.47.

```
JFET Amplifier - Voltage divider, self-bias
**      CIRCUIT DESCRIPTION
*****
VDD 6 0 DC 20V
J1 3 2 4 JFET
R1 6 2 40MEG
R2 2 0 10MEG
RD 3 6 2.2K
RS 4 0 2.4K
C1 1 2 0.1UF
CS 4 0 40UF
C2 3 5 10UF
RL 5 0 10MEG
.MODEL JFET NJF VTO=-4V BETA=6.25E-4
VI 1 0 AC 1MV
.AC LIN 1 10KH 10KH
.PRINT AC V(1) V(2) V(4) V(3) V(5)
.OPTIONS NOPAGE
.END

****      Junction FET MODEL PARAMETERS
          JFET
          NJF
          VTO      -4
          BETA     625.000000E-06

****      SMALL SIGNAL BIAS SOLUTION
          TEMPERATURE = 27.000 DEG C
          NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE
( 1) 0.0000 ( 2) 4.0001 ( 3) 14.5000 ( 4) 6.0001
( 5) 0.0000 ( 6) 20.0000

          VOLTAGE SOURCE CURRENTS
          NAME CURRENT
          VDD -2.500E-03
          TOTAL POWER DISSIPATION 5.00E-02 WATTS

****      AC ANALYSIS
          TEMPERATURE = 27.000 DEG C
          FREQ V(1) V(2) V(4) V(3) V(5)
          1.000E+04 1.000E-03 1.000E-03 9.947E-07 5.499E-03 5.499E-03
```

Fig. 9.50 Saída do programa PSpice para o circuito da Fig. 9.49.

rado nos dois circuitos anteriores, com o resistor de polarização R_s desviado pelo capacitor C_s . O ganho de tensão ac é traduzido por $V(5)/V(1) = 5,499$.

Programa 9.4: Amplificador MOSFET Intensificação

A Fig. 9.51 é um amplificador com MOSFET tipo intensificação de entrada ac V_i e saída resultante V_o . A descrição do circuito no PSpice é apresentada na Fig. 9.52. A listagem de saída

mostra a polarização dc em $V_D = V(3) = 9,529$ V e um ganho de tensão de $V(5)/V(1) = 3,296$. Observe a linha do dispositivo MOSFET.

```
M1 3 2 0 4 NFET
```

que corresponde a um dispositivo MOSFET (M1) de canal n (NFET), conectado ao circuito por meio do nó 3 (dreno), nó 2 (porta), nó 0 (fonte) e substrato (nó 4). A linha do modelo do dispositivo

```
.MODEL NFET NMOS (VTO = 2V)
```

fornece a especificação de que o MOSFET intensificação tem uma tensão de limiar de $VTO = V_{GS(Th)} = 2$ V.

PSpice para Windows (Windows Design Center Analysis)

Vamos agora aplicar a versão do PSpice para Windows ao circuito da Fig. 9.47. A configuração resultante é mostrada na Fig. 9.53. Observe, neste caso, que os três símbolos de impressora são incluídos para fornecer as tensões de entrada e saída e a tensão ac através do resistor R_s . A definição no programa das características desejadas da fonte ac é descrita em detalhes na seção correspondente do Cap. 8.

O JFET **J2N3819** de canal n pertence à biblioteca **eval.slb**, dentro da caixa de diálogo **Get Part**. Para incluir o fato de que $I_{DSS} = 10$ mA e $V_p = -4$ V, a descrição disponível do modelo deve ser alterada clicando-se (uma vez somente), inicialmente, o dispositivo na tela e depois a opção **Edit** da barra de menu. Escolha **Model** e **Edit Instance Model** (editando o modelo so-

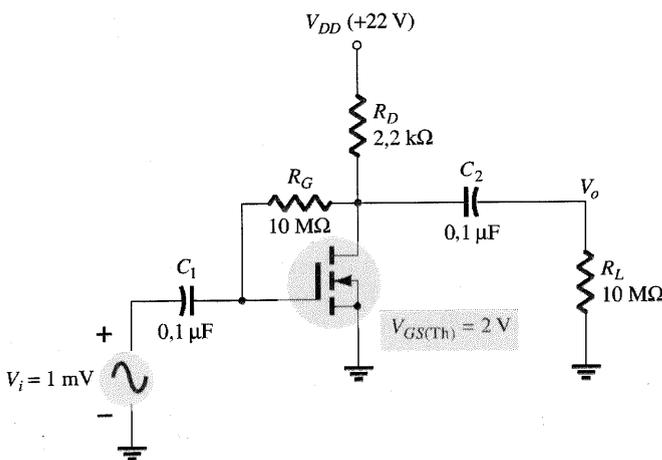


Fig. 9.51 Amplificador MOSFET tipo intensificação.

```

JFET AC Amplifier
**      CIRCUIT DESCRIPTION
*****
VDD 6 0 DC 22V
MFET 3 2 0 4 NFET
RG 2 3 10MEG
RD 3 6 2.2K
C1 1 2 0.1UF
C2 3 5 0.1UF
RL 5 0 10MEG
.MODEL NFET NMOS(VTO=-2V)
VI 1 0 AC 1MV
.AC LIN 1 10KH 10KH
.PRINT AC V(1) V(5)
.OPTIONS NOPAGE
.END

****      MOSFET MODEL PARAMETERS
          NFET
          NMOS
LEVEL    1
VTO      2
KP       20.000000E-06

****      SMALL SIGNAL BIAS SOLUTION          TEMPERATURE = 27.000 DEG C
NODE     VOLTAGE      NODE     VOLTAGE      NODE     VOLTAGE      NODE     VOLTAGE
(  1)     0.0000      (  2)     9.5290      (  3)     9.5290      (  4)     .1765
(  5)     0.0000      (  6)     22.0000

VOLTAGE SOURCE CURRENTS
NAME     CURRENT
VDD      -5.669E-04
TOTAL POWER DISSIPATION  1.25E-02  WATTS

****      AC ANALYSIS          TEMPERATURE = 27.000 DEG C
FREQ     V(1)          V(5)
1.000E+04  1.000E-03  3.296E-03
    
```

Fig. 9.52 Saída do programa PSpice para o circuito da Fig. 9.51.

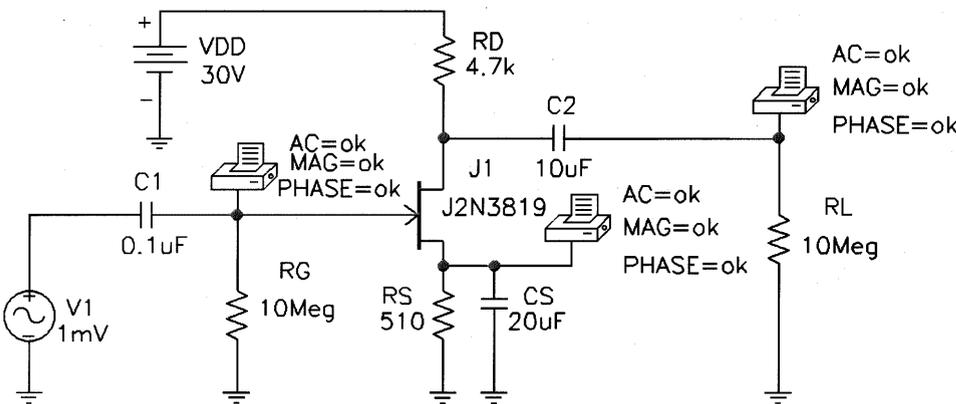


Fig. 9.53 Análise em Windows do circuito da Fig. 9.47.

mente para uso corrente), aparecendo **Model Editor**. Clique em **Vto** e mude para -4 V , seguido de **Beta**, que agora deve ser igual a $6,25\text{E-}4$. Clicando em **OK** estamos prontos para a etapa **Analysis — Simulate**.

O arquivo de saída resultante é mostrado na Fig. 9.54. Observe que **VTO** é -4 V e **BETA** é $6,25\text{E-}6 = 6,25\text{E-}4$. A lista relativa ao modelo revela que a corrente de dreno (**ID**) é $3,36\text{ mA}$, valor muito próximo ao calculado ($3,32\text{ mA}$). Observe também que **gm** é apresentado com o valor de $2,94\text{ mS}$, que está bem próximo ao valor de $2,88\text{ mS}$ calculado como se segue:

$$g_m = \frac{2I_{DSS}}{|V_P|} \left(1 - \frac{V_{GSQ}}{V_P} \right) =$$

$$= \frac{2(10\text{ mA})}{4\text{ V}} \left(1 - \frac{(1,71\text{ V})}{(-4\text{ V})} \right) = 2,88\text{ mS}$$

A tensão de saída (no nó 5) tem uma amplitude de $13,31\text{ mV}$, próxima a $13,54\text{ mV}$ obtida na análise em DOS. O ângulo de fase é $-179,9^\circ$, que pode ser considerado igual a -180° . O sinal aplicado (no nó 1) é $0,999\text{ mV}$ ($= 1\text{ mV}$) em $0,001^\circ$ ($\cong 0^\circ$) e a tensão através do resistor R_s é $2,25\text{ }\mu\text{V}$ em $-89,8^\circ$ ($\cong -90^\circ$). A tensão ac através de R_s é essencialmente 0 V , como deveria ser considerando que o capacitor está realizando sua função corretamente. Observe também os valores dc nos **VIEWPOINTS** (pontos de medida) da Fig. 9.53, que irão aparecer quando a simulação tiver sido realizada.

```

**** Junction FET MODEL PARAMETERS

*****
*****
          J2N3819-X
          NJF
          VTO -4
          BETA 625.000000E-06
          LAMBDA 2.250000E-03
          IS 33.570000E-15
          ISR 322.400000E-15
          ALPHA 311.7
          VK 243.6
          RD 1
          RS 1
          CGD 1.600000E-12
          CGS 2.414000E-12
          M .3622
          VTOTC -2.500000E-03
          BETATCE -.5
          KF 9.882000E-18

**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000
DEG C

*****
*****

NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE NODE V
OLTAGE
($N_0001) 0.0000 ($N_0002) .0045
($N_0003) 14.2040 ($N_0004) 0.0000
($N_0005) 1.7141 ($N_0006) 30.0000

VOLTAGE SOURCE CURRENTS
NAME CURRENT
V_V1 0.000E+00
V_VDD -3.361E-03
TOTAL POWER DISSIPATION 1.01E-01 WATTS

**** JFETS

NAME J J1
MODEL J2N3819-X
ID 3.36E-03
VGS -1.71E+00
VDS 1.25E+01
GM 2.94E-03
GDS 7.36E-06
CGS 1.68E-12
CGD 5.97E-13

**** AC ANALYSIS TEMPERATURE = 27.000
DEG C

FREQ VM($N_0004) VP($N_0004)
1.000E+04 1.331E-02 -1.799E+02

FREQ VM($N_0005) VP($N_0005)
1.000E+04 2.254E-06 -8.978E+01

FREQ VM($N_0002) VP($N_0002)
1.000E+04 9.999E-04 1.040E-03

```

Fig. 9.54 Arquivo de saída para a análise em Windows do circuito da Fig. 9.53.

Utilizando-se o recurso **Probe** (descrito na seção correspondente do Cap. 8), as formas de onda resultantes podem ser visualizadas. Como há outras prioridades neste livro, este exercício é deixado para o leitor.

PROBLEMAS

§ 9.2 Modelo FET para Pequenos Sinais

1. Calcule g_{mo} para um JFET que possui os parâmetros $I_{DSS} = 15 \text{ mA}$, $V_p = -5 \text{ V}$.
2. Determine a tensão de pinch-off de um JFET com $g_{mo} = 10 \text{ mS}$ e $I_{DSS} = 12 \text{ mA}$.
3. Para um JFET que possui os parâmetros $g_{mo} = 5 \text{ mS}$ e $V_p = -3,5 \text{ V}$, qual é a corrente do dispositivo em $V_{GS} = 0 \text{ V}$?
4. Calcule o valor de g_m para um JFET ($I_{DSS} = 12 \text{ mA}$, $V_p = -3 \text{ V}$) no ponto de polarização $V_{GS} = -1 \text{ V}$.
5. Para um JFET com $g_m = 6 \text{ mS}$ em $V_{GS_0} = -1 \text{ V}$, qual é o valor de I_{DSS} se $V_p = -2,5 \text{ V}$?
6. Um JFET ($I_{DSS} = 10 \text{ mA}$, $V_p = -5 \text{ V}$) é polarizado em $I_D = I_{DSS}/4$. Qual é o valor de g_m naquele ponto de polarização?
7. Determine o valor de g_m para um JFET ($I_{DSS} = 8 \text{ mA}$, $V_p = -5 \text{ V}$) quando polarizado em $V_{GS_0} = V_p/4$.
8. Uma folha de especificações apresenta os seguintes dados (para uma corrente dreno-forte listada)

$$y_{fs} = 4,5 \text{ mS}, \quad y_{os} = 25 \text{ } \mu\text{S}$$

Na corrente dreno-forte listada, determine:

- (a) g_m .
 - (b) r_d .
9. Para um JFET possuindo os parâmetros $y_{fs} = 4,5 \text{ mS}$ e $y_{os} = 25 \text{ } \mu\text{S}$, determine a impedância de saída do dispositivo, Z_o (FET), e o ganho de tensão ideal, A_v (FET).
 10. Se um JFET possui $r_d = 100 \text{ k}\Omega$ e um ganho de tensão ideal A_v (FET) = -200 , qual é o valor de g_m ?
 11. Usando a característica de transferência da Fig. 9.55:
 - (a) Qual é o valor de g_{mo} ?

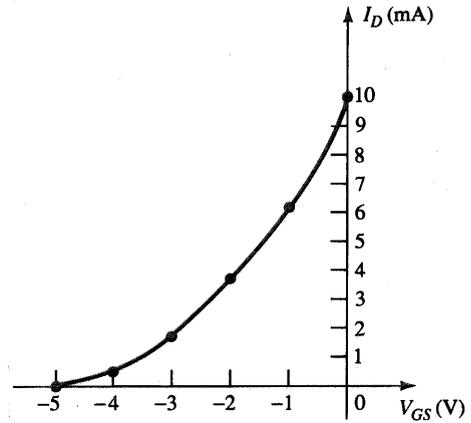


Fig. 9.55 Característica de transferência do JFET para o Problema 11.

- (b) Determine g_m em $V_{GS} = -1,5 \text{ V}$ graficamente.
 - (c) Qual é o valor de g_m em $V_{GS_0} = -1,5 \text{ V}$ utilizando a Eq. (9.6)? Compare com a solução da letra (b).
 - (d) Determine graficamente g_m em $V_{GS} = -2,5 \text{ V}$.
 - (e) Qual é o valor de g_m em $V_{GS_0} = -2,5 \text{ V}$ utilizando a Eq. (9.6)? Compare com a solução da letra (d).
12. Usando a curva característica de dreno da Fig. 9.56:
 - (a) Qual é o valor de r_d para $V_{GS} = 0 \text{ V}$?
 - (b) Qual é o valor de g_{mo} em $V_{DS} = 10 \text{ V}$?
 13. Para o JFET de canal n 2N4220 (y_{fs} (mínimo) = $750 \text{ } \mu\text{S}$, y_{os} (máximo) = $10 \text{ } \mu\text{S}$):
 - (a) Qual é o valor de g_m ?
 - (b) Qual é o valor de r_d ?
 14. (a) Trace g_m vs. V_{GS} para um JFET canal n com $I_{DSS} = 8 \text{ mA}$ e $V_p = -6 \text{ V}$.
 (b) Trace g_m vs. I_D para o mesmo JFET da letra (a).
 15. Esboce o modelo equivalente ac para um JFET se $y_{fs} = 5,6 \text{ mS}$ e $y_{os} = 15 \text{ } \mu\text{S}$.
 16. Esboce o modelo equivalente ac para um JFET se $I_{DSS} = 10 \text{ mA}$, $V_p = -4 \text{ V}$, $V_{GS_0} = -2 \text{ V}$ e $y_{os} = 25 \text{ } \mu\text{S}$.

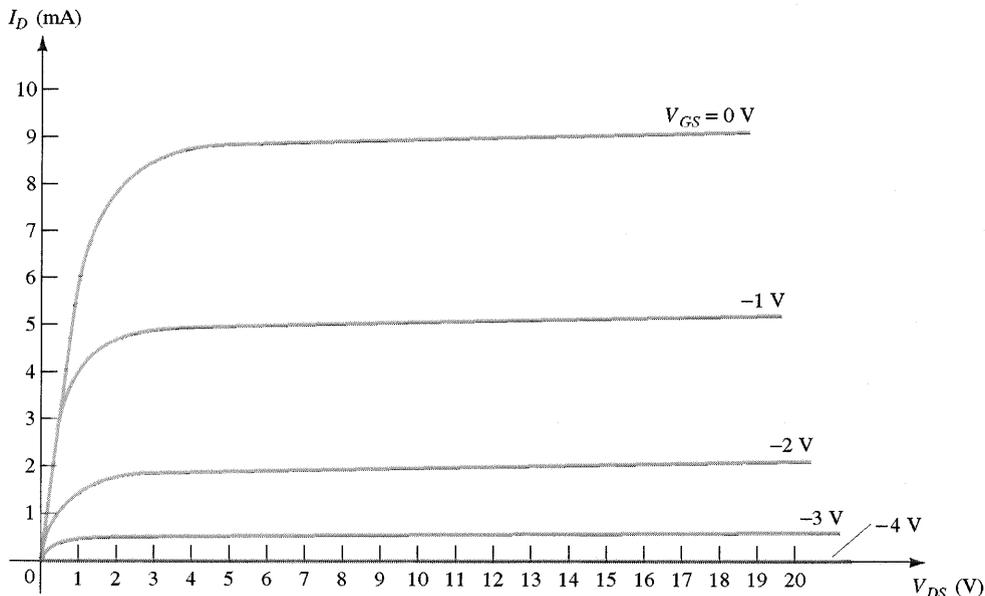


Fig. 9.56 Curva característica de dreno do JFET para o problema 12.

§ 9.3 Circuito JFET com Polarização Fixa

17. Determine Z_i , Z_o e A_v para o circuito da Fig. 9.57 se $I_{DSS} = 10 \text{ mA}$, $V_p = -4 \text{ V}$ e $r_d = 40 \text{ k}\Omega$.
18. Determine Z_i , Z_o e A_v para o circuito da Fig. 9.57 se $I_{DSS} = 12 \text{ mA}$, $V_p = -6 \text{ V}$ e $y_{os} = 40 \mu\text{S}$.

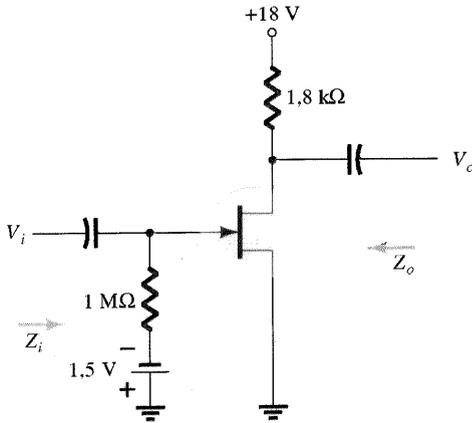


Fig. 9.57 Amplificador com polarização fixa para os Problemas 17 e 18.

§ 9.4 Circuito JFET com Autopolarização

19. Determine Z_i , Z_o e A_v para o circuito da Fig. 9.58 se $y_{fs} = 3.000 \mu\text{S}$ e $y_{os} = 50 \mu\text{S}$.
20. Determine Z_i , Z_o e A_v para o circuito da Fig. 9.59 se $I_{DSS} = 6 \text{ mA}$, $V_p = -6 \text{ V}$ e $y_{os} = 40 \mu\text{S}$.
21. Determine Z_i , Z_o e A_v para o circuito da Fig. 9.58 se o capacitor de $20 \mu\text{F}$ for removido. Os parâmetros do circuito são os mesmos do Problema 19. Compare com os resultados do Problema 19.

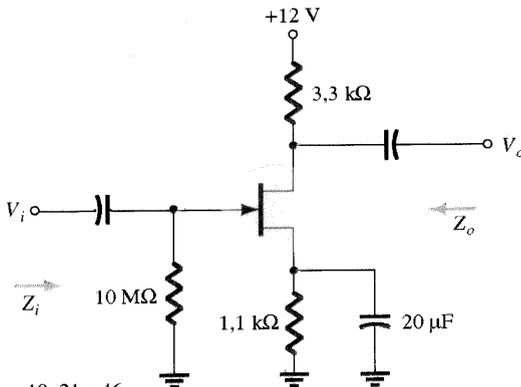


Fig. 9.58 Problemas 19, 21 e 46.

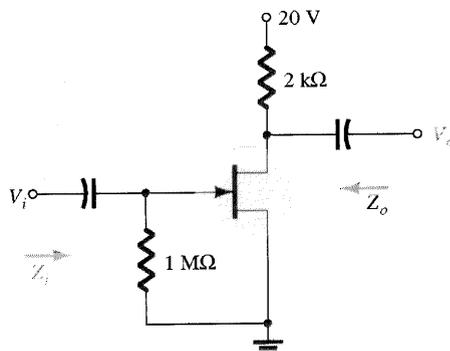


Fig. 9.59 Configuração com autopolarização para os Problemas 20 e 47.

22. Repita o Problema 19 se y_{os} for igual a $10 \mu\text{S}$. Compare com os resultados do Problema 19.

§ 9.5 Circuito JFET com Divisor de Tensão

23. Determine Z_i , Z_o e V_o para o circuito da Fig. 9.60 se $V_i = 20 \text{ mV}$.
24. Determine Z_i , Z_o e V_o para o circuito da Fig. 9.60 se $V_i = 20 \text{ mV}$ e se o capacitor C_s for removido.

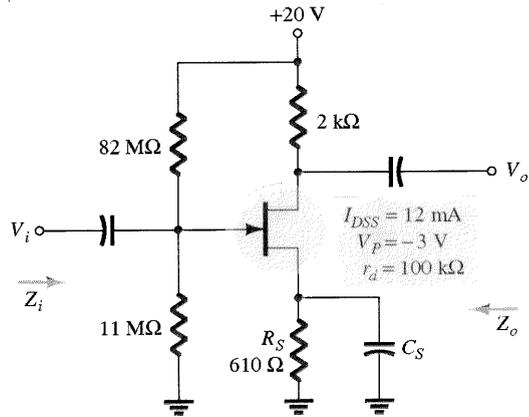


Fig. 9.60 Problemas 23-26 e 48.

25. Repita o Problema 23 se $r_d = 20 \text{ k}\Omega$ e compare os resultados.
26. Repita o Problema 24 se $r_d = 20 \text{ k}\Omega$ e compare os resultados.

§ 9.6 Circuito JFET Seguidor-de-Fonte

27. Determine Z_i , Z_o e A_v para o circuito da Fig. 9.61.
28. Repita o Problema 27 se $r_d = 20 \text{ k}\Omega$.
29. Determine Z_i , Z_o e A_v para o circuito da Fig. 9.62.

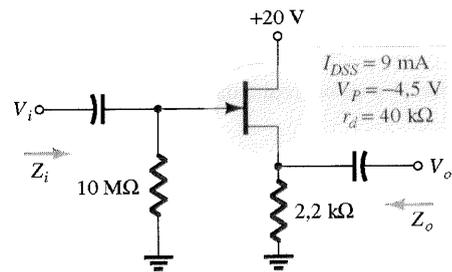


Fig. 9.61 Problemas 27 e 28.

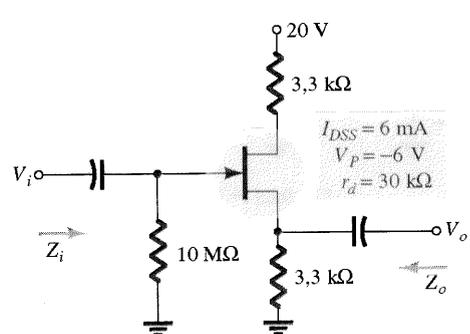


Fig. 9.62 Problema 29.

§ 9.7 Circuito JFET Porta Comum

- 30. Determine Z_i , Z_o e V_o para o circuito da Fig. 9.63 se $V_i = 0,1$ mV.
- 31. Repita o Problema 30 se $r_d = 25$ k Ω .
- 32. Determine Z_i , Z_o e A_v para o circuito da Fig. 9.64 se $r_d = 33$ k Ω .

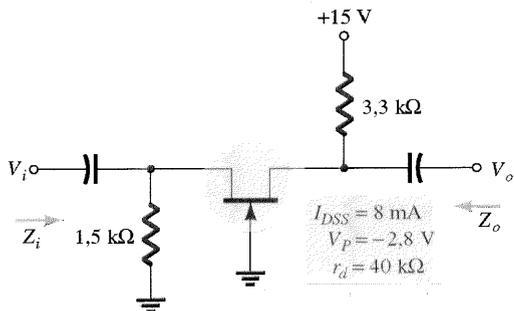


Fig. 9.63 Problemas 30, 31 e 49.

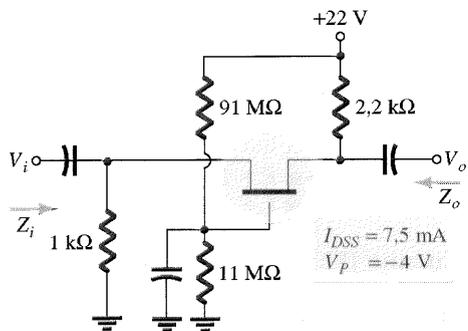


Fig. 9.64 Problema 32.

§ 9.8 MOSFET Tipo Depleção

- 33. Determine V_o para o circuito da Fig. 9.65 se $y_{os} = 20$ μ S.

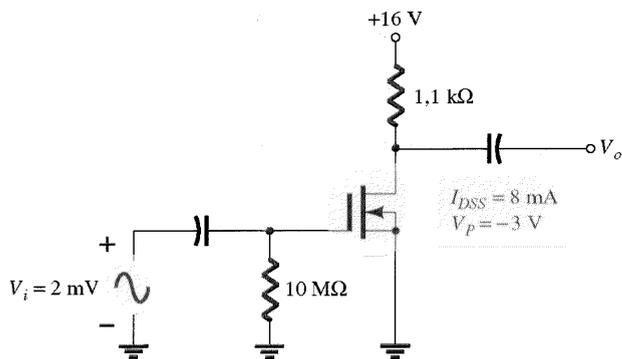


Fig. 9.65 Problema 33.

- 34. Determine Z_i , Z_o e A_v para o circuito da Fig. 9.66 se $r_d = 60$ k Ω .
- 35. Repita o Problema 34 se $r_d = 25$ k Ω .
- 36. Determine V_o para o circuito da Fig. 9.67 se $V_i = 4$ mV.
- 37. Determine Z_i , Z_o e A_v para o circuito da Fig. 9.68.

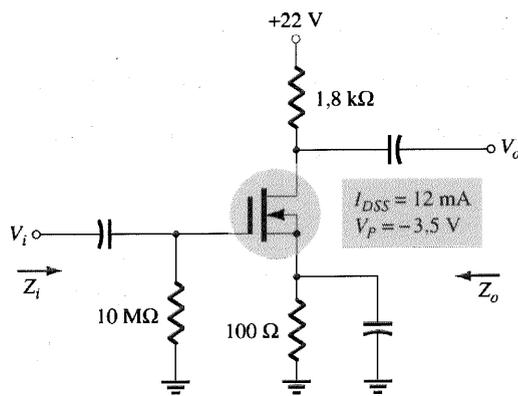


Fig. 9.66 Problemas 34, 35 e 50.

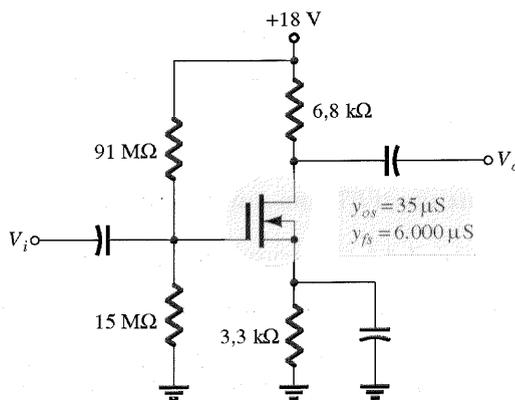


Fig. 9.67 Problema 36.

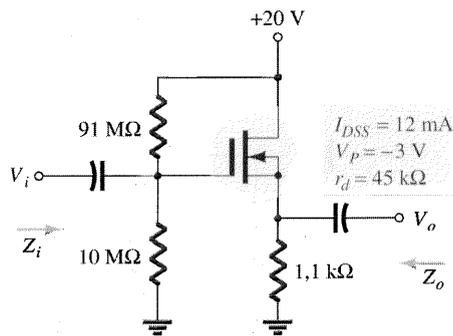


Fig. 9.68 Problema 37.

§ 9.10 Circuito E-MOSFET com Realimentação

- 38. Determine g_m para um MOSFET se $V_{GS(Th)} = 3$ V e está polarizado em $V_{GS_Q} = 8$ V. Suponha $k = 0,3 \times 10^{-3}$.
- 39. Determine Z_i , Z_o e A_v para o amplificador da Fig. 9.69 se $k = 0,3 \times 10^{-3}$.
- 40. Repita o Problema 39 se k cai para $0,2 \times 10^{-3}$. Compare os resultados.
- 41. Determine V_o para o circuito da Fig. 9.70 se $V_i = 20$ mV.
- 42. Determine V_o para o circuito da Fig. 9.70 se $V_i = 4$ mV, $V_{GS(Th)} = 4$ V e $I_{D(on)} = 4$ mA com $V_{GS(on)} = 7$ V e $y_{os} = 20$ μ S.

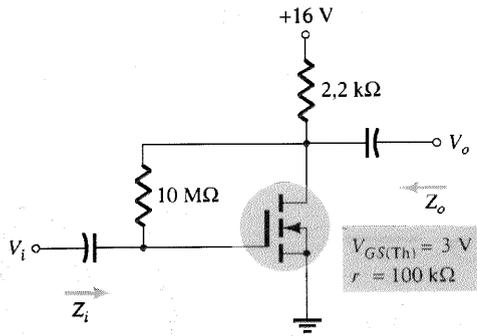


Fig. 9.69 Problemas 39, 40 e 51.

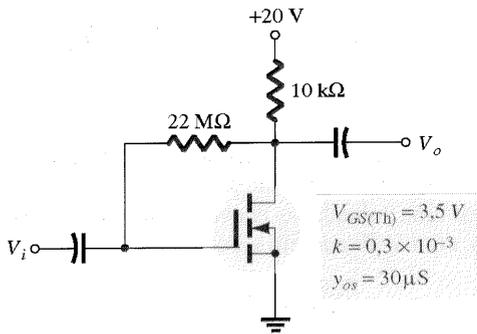


Fig. 9.70 Problemas 41 e 42.

§ 9.11 Circuito E-MOSFET com Divisor de Tensão

43. Determine a tensão de saída para o circuito da Fig. 9.71 se $V_i = 0,8$ mV e $r_d = 40$ kΩ.

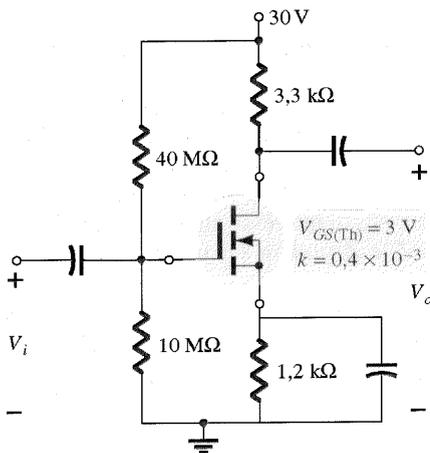


Fig. 9.71 Problema 43.

§ 9.12 Projeto de Circuitos Amplificadores com FET

44. Projete o circuito com polarização fixa da Fig. 9.72 para que se tenha um ganho igual a 8.

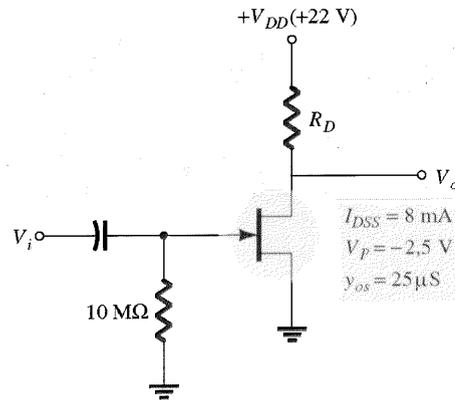


Fig. 9.72 Problema 44.

45. Projete o circuito com autopolarização da Fig. 9.73 para que se tenha um ganho igual a 10. O dispositivo deve ser polarizado em $V_{GS_0} = \frac{1}{3} V_P$.

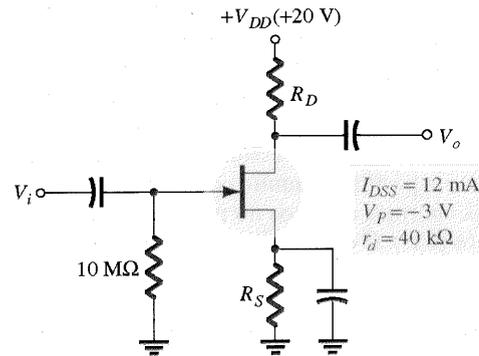


Fig. 9.73 Problema 45.

§ 9.15 Análise por Computador

46. Utilizando o PSpice (versão DOS ou Windows), determine o ganho de tensão para o circuito da Fig. 9.58.
 47. Utilizando o PSpice (versão DOS ou Windows), determine o ganho de tensão para o circuito da Fig. 9.59.
 48. Utilizando o PSpice (versão DOS ou Windows), determine o ganho de tensão para o circuito da Fig. 9.60.
 49. Utilizando o PSpice (versão DOS ou Windows), determine o ganho de tensão para o circuito da Fig. 9.63.
 50. Utilizando o PSpice (versão DOS ou Windows), determine o ganho de tensão para o circuito da Fig. 9.66.
 51. Utilizando o PSpice (versão DOS ou Windows), determine o ganho de tensão para o circuito da Fig. 9.69.